

描述

MPM3822C 是一款集成电感的同步降压电源模块。在 2.75V 至 6V 输入电压范围内，MPM3822C 可实现 2A 的持续输出电流，且具有极好的负载和线性调整率。MPM3822C 采用强制连续导通模式（CCM），内置一颗输出电容，输出电压纹波小于 10mV，是光模块、FPGA、ASIC 和其他需求低纹波噪声应用的理想之选。其输出电压可调节低至 0.6V。仅需要完成反馈（FB）电阻、输入电容和输出电容的参数设计即可。

恒定导通时间（COT）控制方案提供了快速瞬态响应、高效率和简单环路稳定性。

故障保护包括逐周期限流保护和过温保护。

MPM3822C 最大限度地减少了现有标准外部元器件的使用，采用超小尺寸 QFN-18 (2.5mmx3.5mmx1.6mm) 封装。

特性

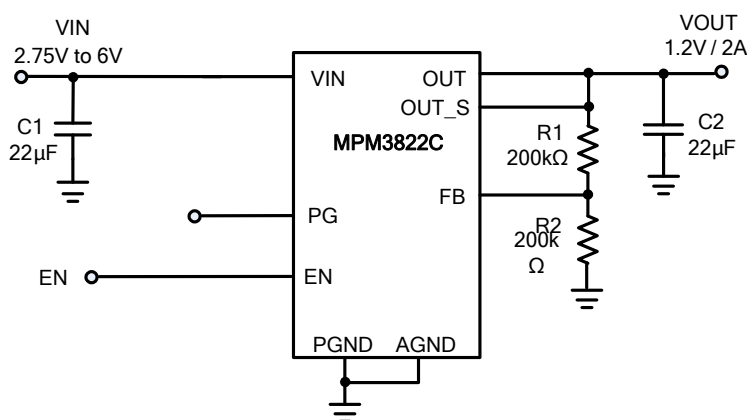
- 宽输入工作电压范围：2.75V 至 6V
- 最低为 0.6V 的可调输出电压
- 低辐射发射（EMI）符合 EN55022 等级 B 标准
- 高达 2A 的连续输出电流
- 压差 100% 占空比
- 强制连续导通模式（CCM）
- 使能（EN）和电源正常（PG）可控制供电时序
- 逐周期过流保护（OCP）
- 带打嗝保护模式的短路保护（SCP）
- 仅需 4 个外部元器件
- 采用 QFN-18 (2.5mmx3.5mmx1.6mm) 封装

应用

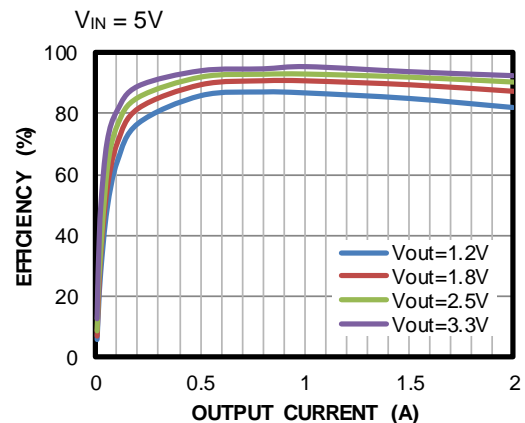
- FPGA, ASIC, DSP 电源
- 光模块
- 可替代 LDO
- 便携式产品供电
- 存储（SSD、HDD）
- 小体积应用

所有 MPS 产品都保证无铅，无卤素，并且遵守 RoHS 规范。如需查询具体芯片环保等级，请访问 MPS 官网之质量保证。“MPS”和“The Future of Analog IC Technology”为 MPS 注册商标。

典型应用



效率 vs. 输出电流



订购信息

产品型号*	封装	顶标
MPM3822CGRH	QFN-18 (2.5mmx3.5mmx1.6mm)	见下文

*对于编带和卷盘包装，请添加后缀-Z（例如 MPM3822CGRH-Z）。

顶标

BFV

YWW

LLL

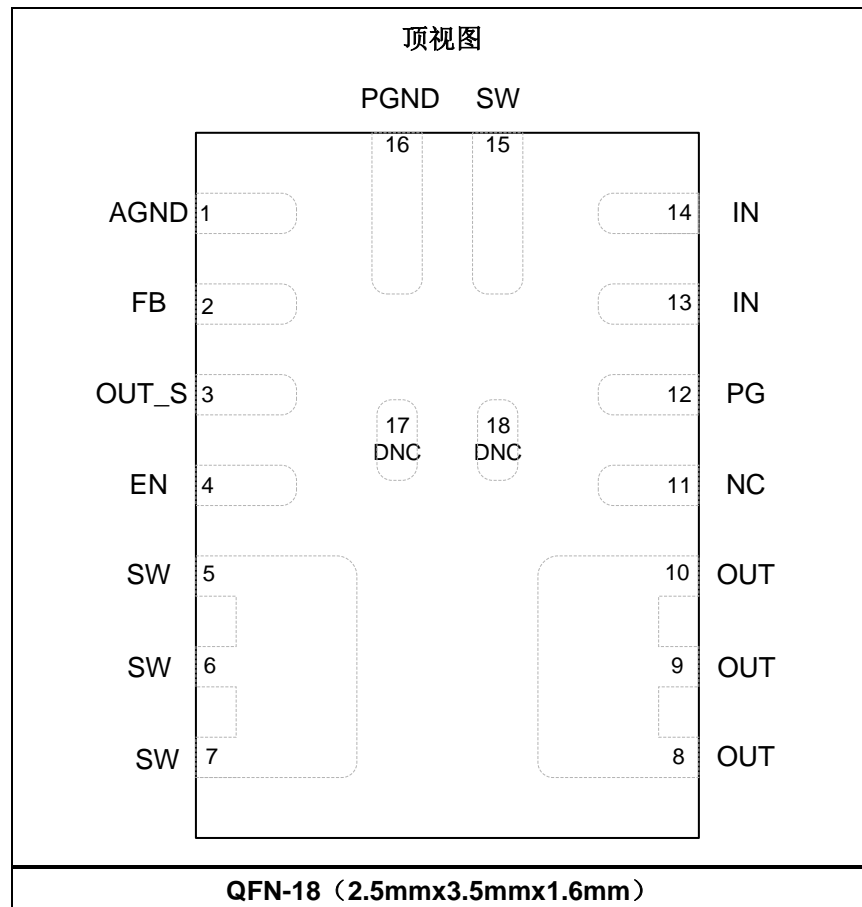
BFV: MPM3822CGRH 产品代码

Y: 年份代码

WW: 周代码

LLL: 批次号

参考封装



引脚功能

引脚 #	名称	描述
1	AGND	内部控制电路模拟地。
2	FB	反馈引脚。由输出与 GND 引脚之间的外部电阻分压器（连接至 FB 引脚）来设置输出电压。
3	OUT_S	输出电压采样引脚。
4	EN	导通/关断控制引脚。
5 - 7, 15	SW	芯片输出引脚。
8 - 10	OUT	电源模块输出引脚。
11	NC	内部无连接。悬空 NC 引脚或将其连接至 GND。
12	PG	电源正常输出指示引脚。PG 的输出为开放漏级，通过内部上拉电阻连接至 IN 引脚。当 FB 电压为调节电压的 10% 之内时，PG 上拉至 IN；否则，PG 拉低。
13, 14	IN	给内部控制电路供电。
16	PGND	功率地。
17,18	DNC	内部无连接。保持 DNC 悬空。

最大绝对额定值 (1)

V_{sw}	-0.3V (10ns 以内时, 最小为-5V) 至 6.5V (10ns 以内时, 最大为 10V)
所有其他引脚	-0.3V 至 +6.5V
结温	150°C
焊接温度	260°C
连续耗散功率 ($T_A = +25^\circ\text{C}$)	(2)(4)
QFN-18.....	3W
存储温度	-65°C 至 +150°C

推荐工作条件 (3)

供电电压 (V_{IN})	2.75V 至 6V
工作结温(T_J)	-40°C 至 +150°C

热阻

	θ_{JA}	θ_{JC}
EVM3822C-RH-00A (4)	42	13 ... °C/W
JESD51-7 (5)	50	12 ... °C/W

NOTES:

- 1) 超过这些限定值可能会损坏模块。
- 2) 最大可允许耗散功率与最大结温 $T_J(\text{MAX})$ 、结温-环境热阻 θ_{JA} 和环境温度 T_A 有关。任何环境温度下允许的最大连续耗散功率由 $P_D(\text{MAX}) = (T_J(\text{MAX}) - T_A) / \theta_{JA}$ 计算得出。超过最大允许耗散功率会使模块温度过高，导致稳压器进入热保护状态。内部热保护电路使模块免受永久性损坏。
- 3) 模块不能保证在其工作条件之外运行。
- 4) 上述数据是在 EVM3822C-RH-00A (2 层板) 上测量所得。
- 5) 此表中给出的 θ_{JA} 仅用于对比其他封装，不可用于设计目的。上述数值是根据 JESD51-7 计算，且在指定 JEDEC 板上仿真得出。并不代表实际应用中的性能。

电气特性

测试条件为 $V_{IN} = 3.6V$, $T_J = -40^{\circ}C$ 至 $+125^{\circ}C$, 典型值测试条件为 $T_J = +25^{\circ}C$, 另有注明除外。

参数	符号	测试条件	最小值	典型值	最大值	单位
反馈电压	V_{FB}	$2.75V \leq V_{IN} \leq 6V$	591	600	609	mV
反馈电流	I_{FB}	$V_{FB} = 0.6V$		10		nA
电感 L 值	L	1MHz 测试条件下的电感值		1		μH
压差电阻	R_{DR}	100% 占空比		130		$m\Omega$
开关管漏电流		$V_{EN} = 0V, V_{IN} = 6V, V_{SW} = 0V$ 和 $6V, T_J = 25^{\circ}C$		0	2	μA
P-FET 峰值电流限			2.8	5.6		A
N-FET 谷值电流限 ⁽⁶⁾				1.5		A
导通时间	T_{ON}	$V_{IN} = 5V, V_{OUT} = 1.2V$		185		ns
		$V_{IN} = 3.6V, V_{OUT} = 1.2V$		250		
开关频率	F_s	$V_{OUT} = 1.2V, I_{LOAD} = 1A$		1150		kHz
最小关断时间	$T_{MIN-OFF}$			230		ns
最小导通时间 ⁽⁶⁾	T_{MIN-ON}			80		ns
软启动时间 ⁽⁶⁾	T_{SS-ON}			1.3		ms
软关机时间	T_{SS-OFF}			1.7		ms
电源正常输出指示上升阈值		FB 调节电压		+10		%
电源正常输出指示下降阈值				-10		%
电源正常输出指示延时				100		μs
电源正常输出指示的灌电流能力	V_{PG_LO}	灌电流为 1mA			0.4	V
电源正常输出指示逻辑-高电压	V_{PG_HI}	$V_{IN} = 5V, V_{FB} = 0.6V$	4			V
电源正常输出指示内部上拉电阻	R_{PG}			440		k Ω
欠压保护上升阈值			2.3	2.5	2.75	V
欠压保护阈值迟滞				400		mV
使能 (EN) 输入逻辑低电压					0.3	V
使能 (EN) 输入逻辑高电压			1.2			V
EN 输入电流		$V_{EN} = 2V$		2		μA
		$V_{EN} = 0V$		0		μA
供电电流 (关机)		$V_{EN} = 0V, T_J = 25^{\circ}C$		0	1	μA
供电电流 (静态)		使能电压 = 2V, FB 电压 = 0.63V		500		μA
过温关断保护 ⁽⁷⁾				160		$^{\circ}C$
过温保护迟滞 ⁽⁷⁾				30		$^{\circ}C$

电气特性 (续表)

测试条件为 $V_{IN} = 3.6V$, $T_J = -40^{\circ}C$ 至 $+125^{\circ}C$, 典型值测试条件为 $T_J = +25^{\circ}C$ 。。另有注明除外。

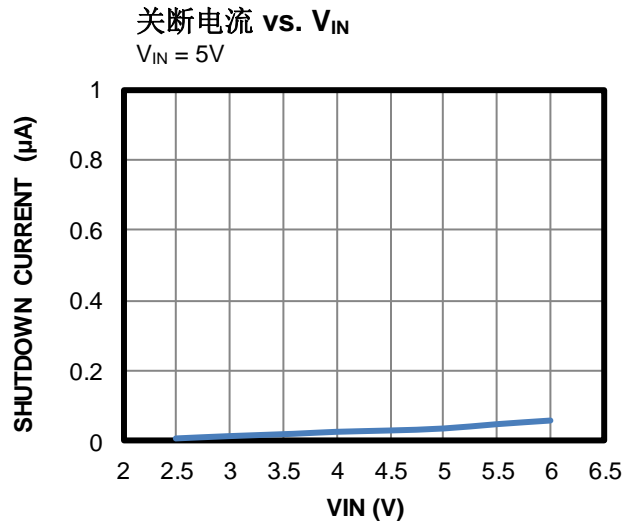
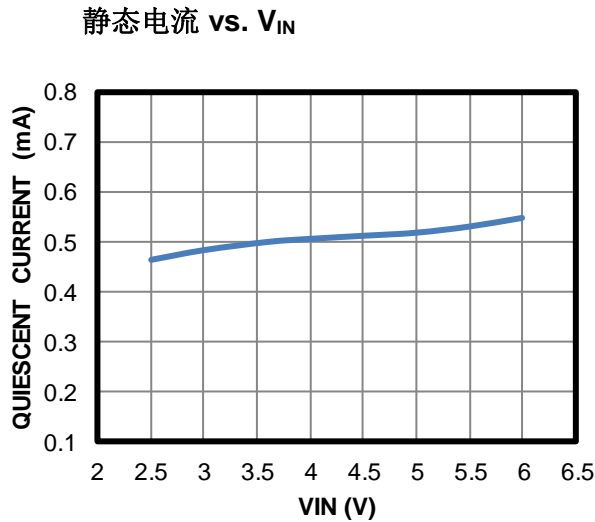
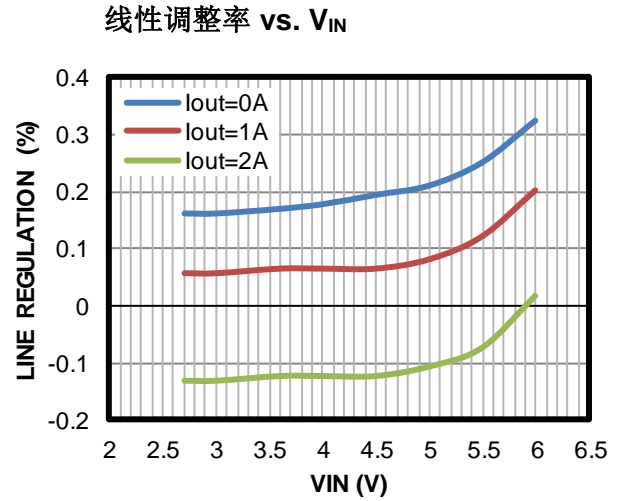
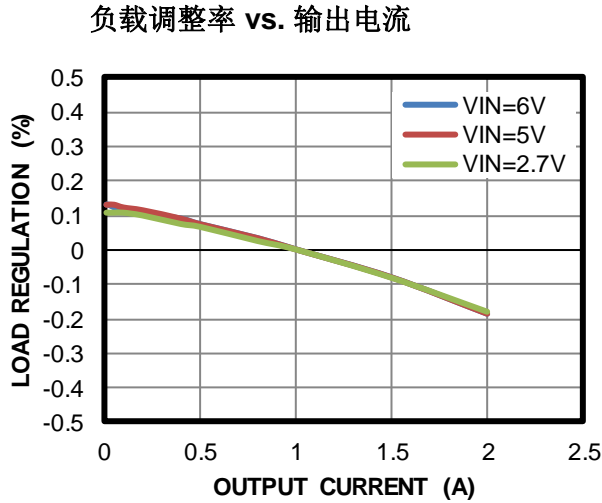
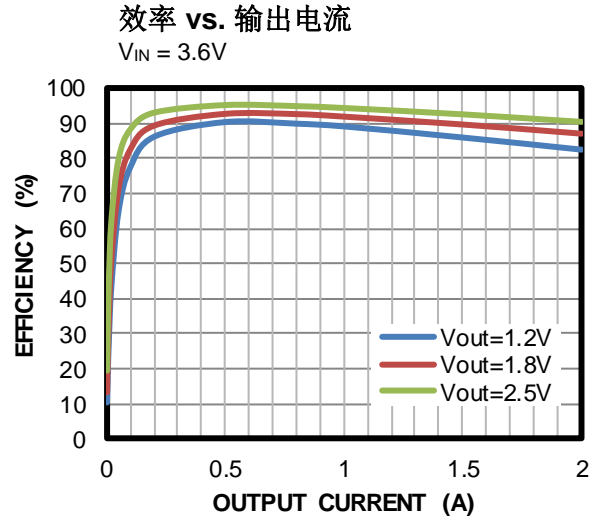
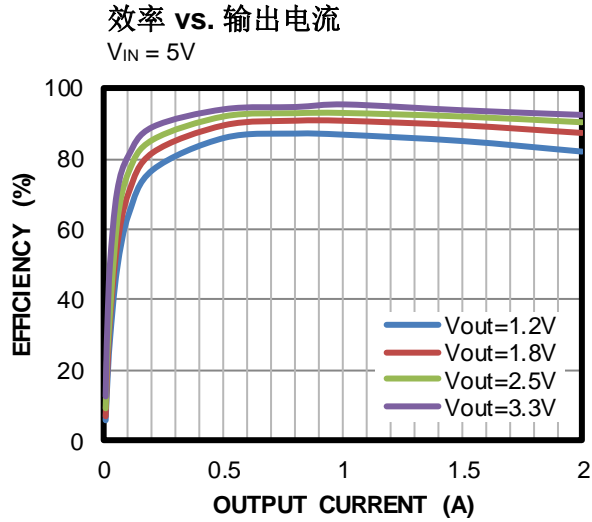
参数	符号	测试条件	最小值	典型值	最大值	单位
变换器系统 (6)						
输出电压范围			0.6		6	V
推荐输入电容值	C_{IN1}	$V_{IN} = 3.6V, V_{OUT} = 1.2V, I_{OUT} = 2A$	4.7	22		μF
输出电容值	C_{OUT1}	$V_{IN} = 3.6V, V_{OUT} = 1.2V, I_{OUT} = 2A$	10	22	100	μF
输出纹波		$V_{IN} = 3.6V, V_{OUT} = 1.2V, C_{OUT} = 22\mu F, I_{OUT} = 2A$		5		mV
效率		$V_{IN} = 3.6V, V_{OUT} = 1.2V, I_{OUT} = 2A$		82		%
负载瞬态峰-峰电压	V_{P2P1}	$V_{IN} = 3.6V, V_{OUT} = 1.2V, C_{OUT} = 22\mu F, I_{OUT} = 0 \text{ to } 2A @ 1A/\mu s$			100	mV

注:

- 6) 未经生产检验, 由工厂样品特性保证。
7) 未经生产检验, 由设计和特性化测试保证。

典型性能特性

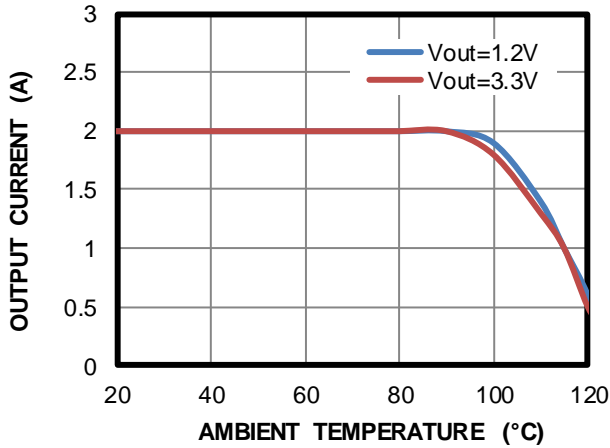
测试条件为 $V_{IN} = 5V$, $V_{OUT} = 1.2V$, $C_{OUT} = 22\mu F$, $T_A = 25^\circ C$, 另有说明除外。



典型性能特性 (续表)

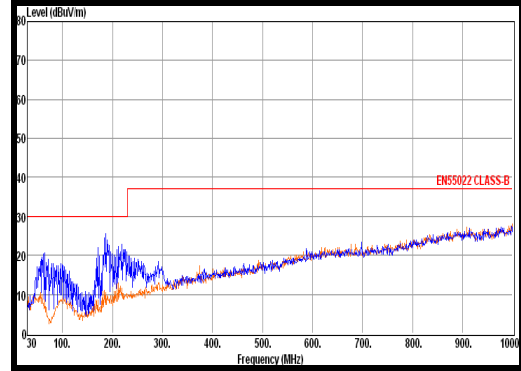
测试条件为 $V_{IN} = 5V$, $V_{OUT} = 1.2V$, $C_{OUT} = 22\mu F$, $T_A = 25^\circ C$, 另有说明除外。

输出电流 vs. 环温
 $T_J < 125^\circ C$

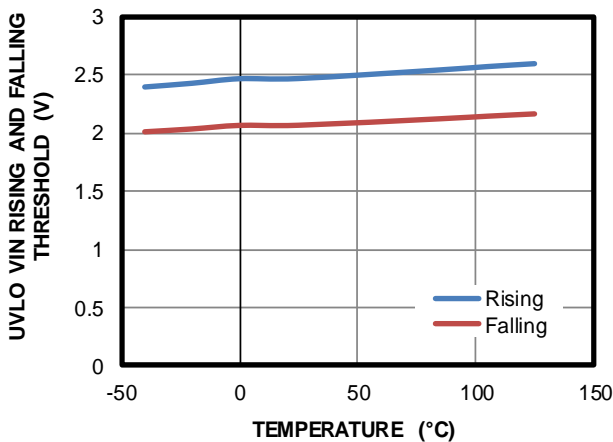


辐射发射

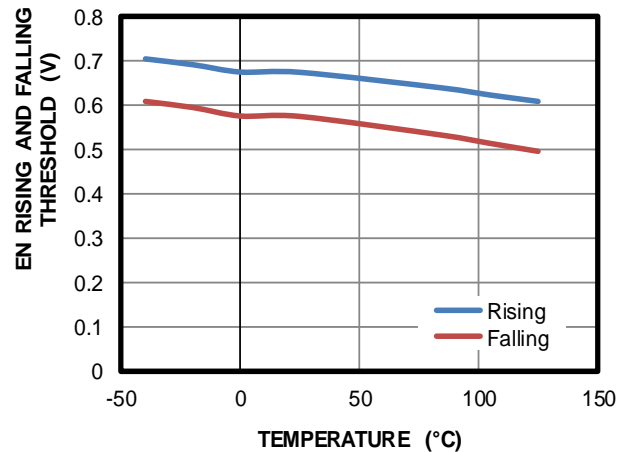
$I_{OUT} = 2A$, 波形图是在 EVM3822C-RH-00A 评估板上测试所得



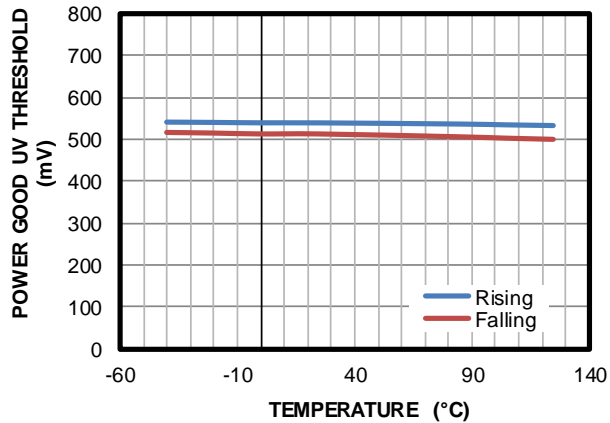
UVLO V_{IN} 上升和下降阈值 vs. 温度



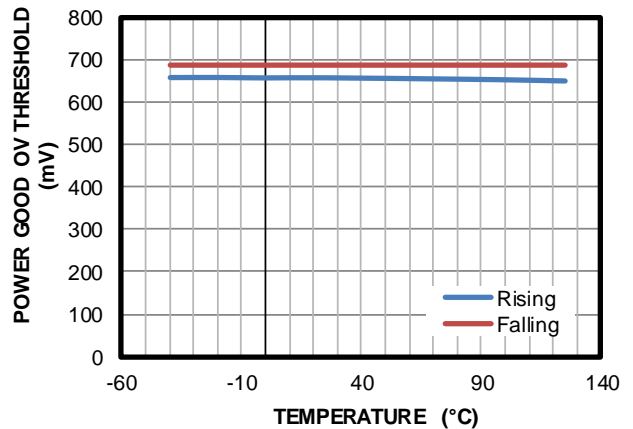
EN 上升和下降阈值 vs. 温度



电源正常输出指示欠压阈值 vs. 温度



电源正常输出指示过压阈值 vs. 温度



典型性能特性 (续表)

 测试条件为 $V_{IN} = 3.6V$, $V_{OUT} = 1.2V$, $C_o = 22\mu F$, $T_A = 25^\circ C$, 另有注明除外。

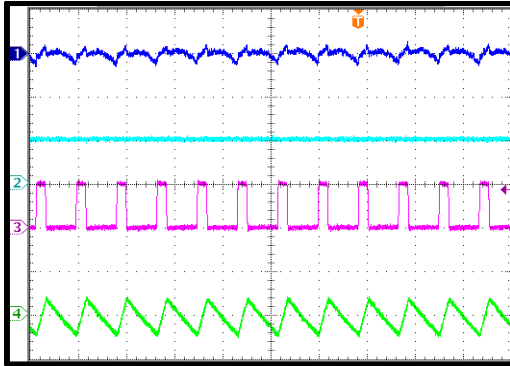
稳态

 $I_{OUT} = 0A$

 CH1:
 V_{OUT}/AC
 20mV/div.

 CH2: V_{IN}
 5V/div.

 CH3: V_{SW}
 5V/div.

 CH4: I_L
 1A/div.


1µs/div.

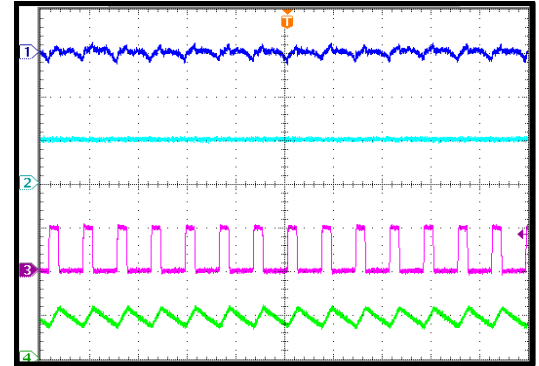
稳态

 $I_{OUT} = 2A$

 CH1:
 V_{OUT}/AC
 20mV/div.

 CH2: V_{IN}
 5V/div.

 CH3: V_{SW}
 5V/div.

 CH4: I_L
 2A/div.


1µs/div.

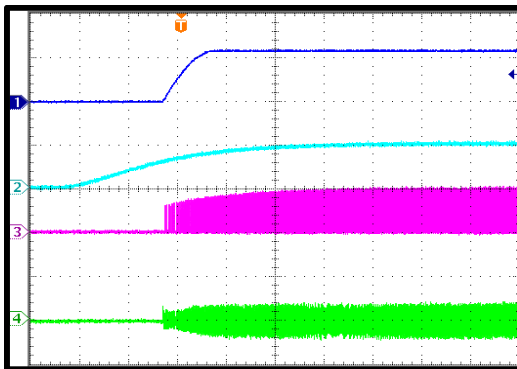
 V_{IN} 启动

 $I_{OUT} = 0A$

 CH1: V_{OUT}
 1V/div.

 CH2: V_{IN}
 5V/div.

 CH3: V_{SW}
 5V/div.

 CH4: I_L
 2A/div.


2ms/div.

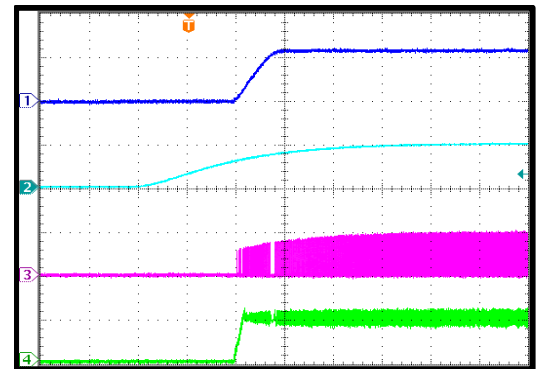
 V_{IN} 启动

 $I_{OUT} = 2A$

 CH1: V_{OUT}
 1V/div.

 CH2: V_{IN}
 5V/div.

 CH3: V_{SW}
 5V/div.

 CH4: I_L
 2A/div.


2ms/div.

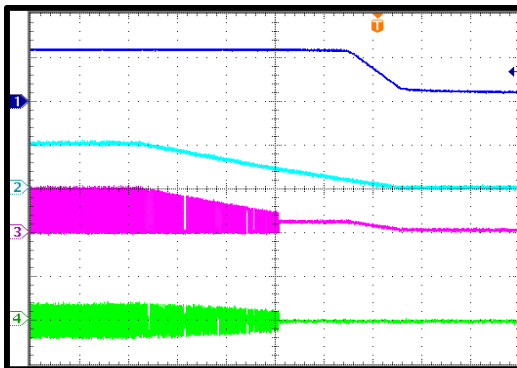
 V_{IN} 关断

 $I_{OUT} = 0A$

 CH1: V_{OUT}
 1V/div.

 CH2: V_{IN}
 5V/div.

 CH3: V_{SW}
 5V/div.

 CH4: I_L
 1A/div.


40ms/div.

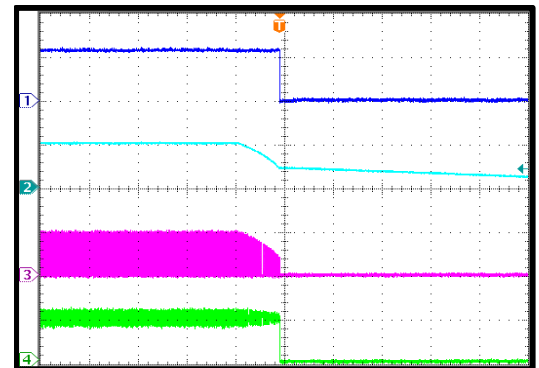
 V_{IN} 关断

 $I_{OUT} = 2A$

 CH1: V_{OUT}
 1V/div.

 CH2: V_{IN}
 5V/div.

 CH3: V_{SW}
 5V/div.

 CH4: I_L
 2A/div.


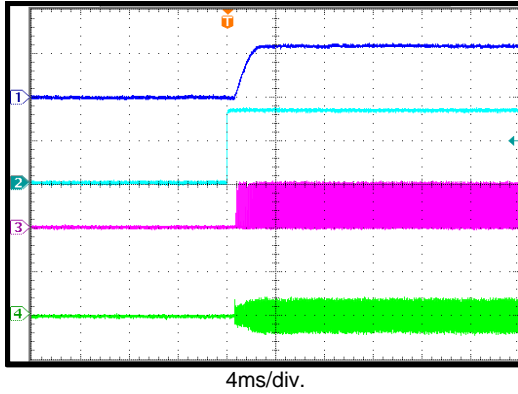
10ms/div.

典型性能特性 (续表)

 测试条件为 $V_{IN} = 3.6V$, $V_{OUT} = 1.2V$, $C_o = 22\mu F$, $T_A = 25^\circ C$, 另有注明除外。

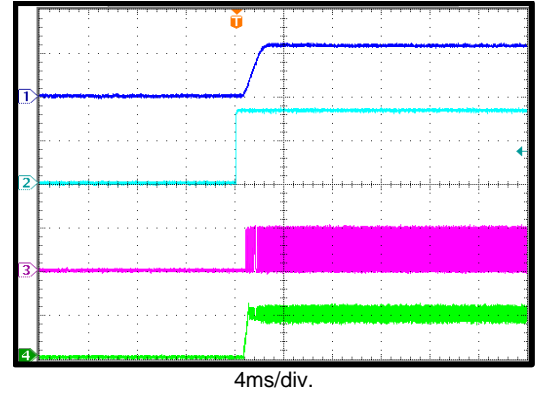
EN 开启

 $I_{OUT} = 0A$

 CH1: V_{OUT}
1V/div.
CH2: V_{EN}
2V/div.
CH3: V_{SW}
5V/div.
CH4: I_L
1A/div.


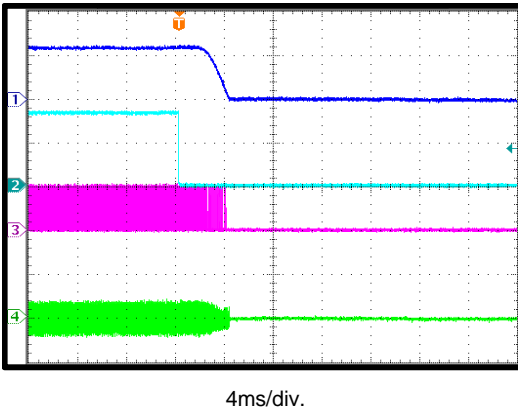
EN 开启

 $I_{OUT} = 2A$

 CH1: V_{OUT}
1V/div.
CH2: V_{EN}
2V/div.
CH3: V_{SW}
5V/div.
CH4: I_L
2A/div.


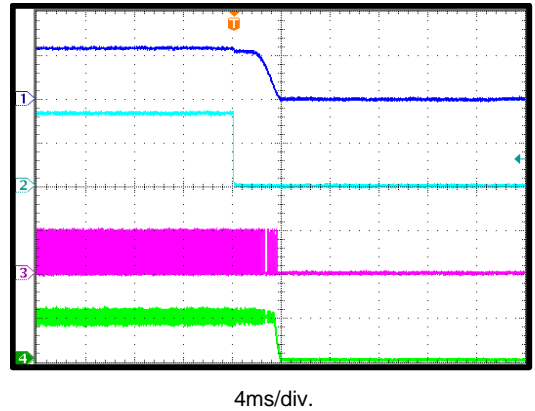
EN 关断

 $I_{OUT} = 0A$

 CH1: V_{OUT}
1V/div.
CH2: V_{EN}
2V/div.
CH3: V_{SW}
5V/div.
CH4: I_L
1A/div.


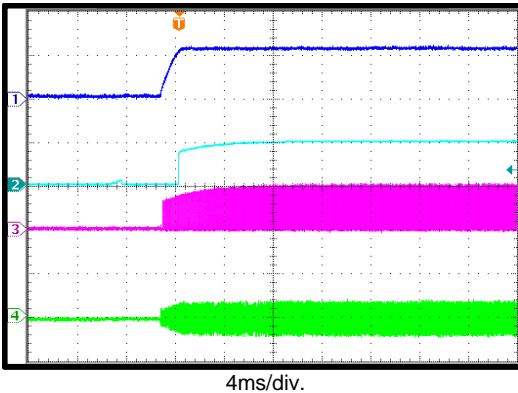
EN 关断

 $I_{OUT} = 2A$

 CH1: V_{OUT}
1V/div.
CH2: V_{EN}
2V/div.
CH3: V_{SW}
5V/div.
CH4: I_L
2A/div.


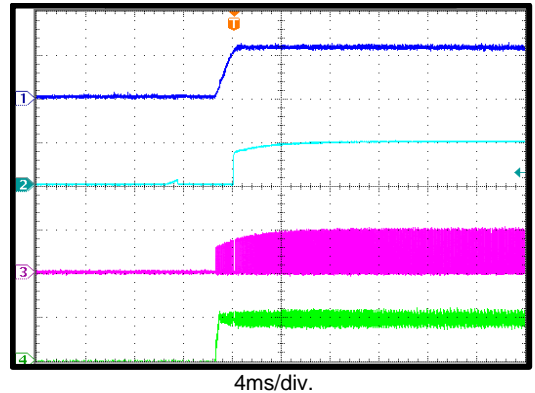
电源正常输出指示开启

 $I_{OUT} = 0A$

 CH1: V_{OUT}
1V/div.
CH2: V_{PG}
5V/div.
CH3: V_{SW}
5V/div.
CH4: I_L
1A/div.


电源正常输出指示开启

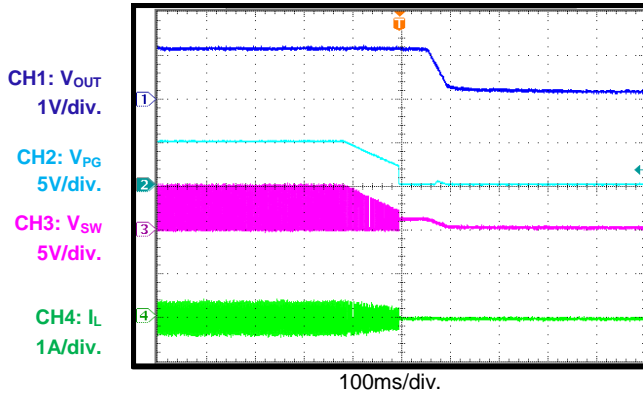
 $I_{OUT} = 2A$

 CH1: V_{OUT}
1V/div.
CH2: V_{PG}
5V/div.
CH3: V_{SW}
5V/div.
CH4: I_L
2A/div.


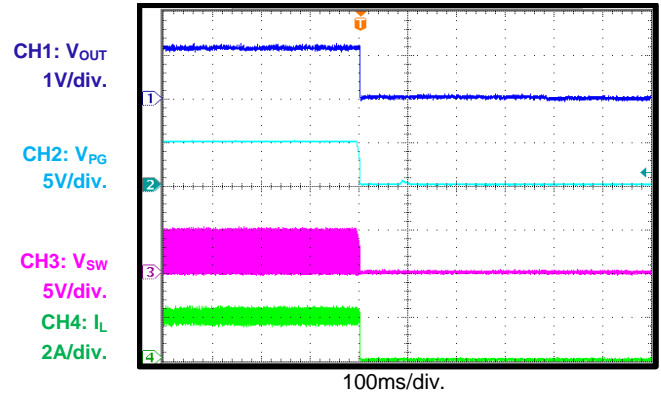
典型性能特性 (续表)

 测试条件为 $V_{IN} = 3.6V$, $V_{OUT} = 1.2V$, $C_o = 22\mu F$, $T_A = 25^\circ C$, 另有注明除外。

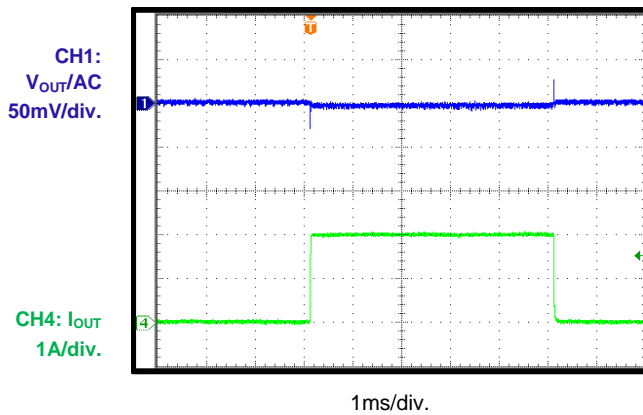
电源正常输出指示关断

 $I_{OUT} = 0A$


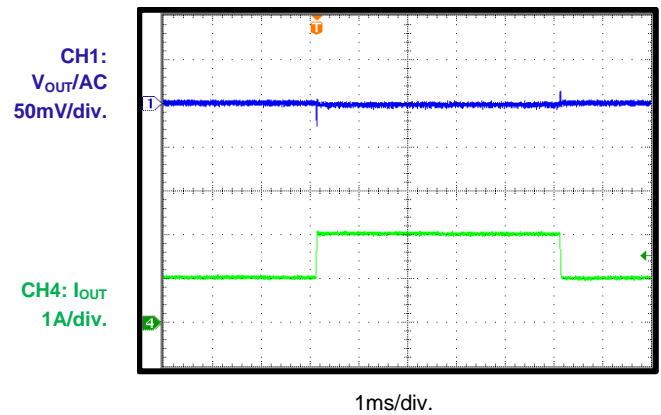
电源正常输出指示关断

 $I_{OUT} = 2A$


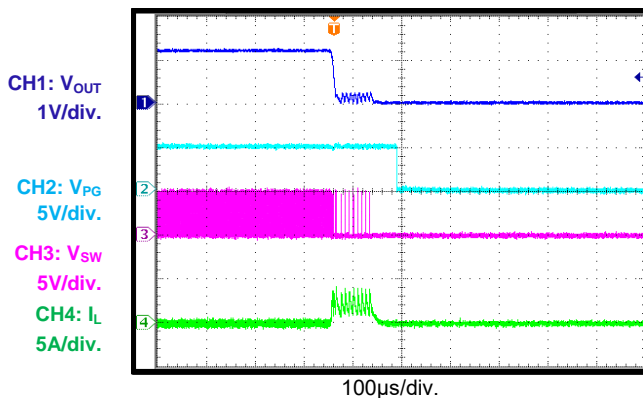
负载瞬态响应

 $I_{OUT} = 0 - 2A, 2.5A/\mu s$


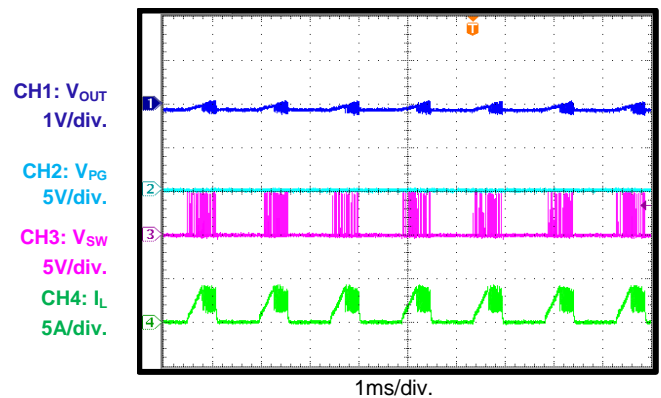
负载瞬态响应

 $I_{OUT} = 1 - 2A, 2.5A/\mu s$


进入短路保护



SCP 稳态

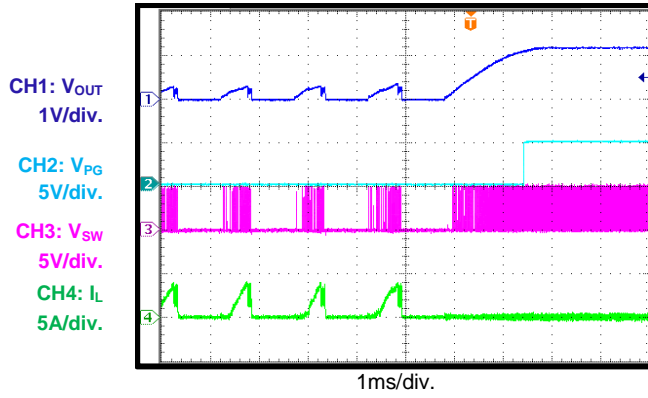


典型性能特性 (续表)

测试条件为 $V_{IN} = 3.6V$, $V_{OUT} = 1.2V$, $C_o = 22\mu F$, $T_A = 25^\circ C$, 另有注明除外。

短路恢复

$I_{OUT} = 0A$



功能框图

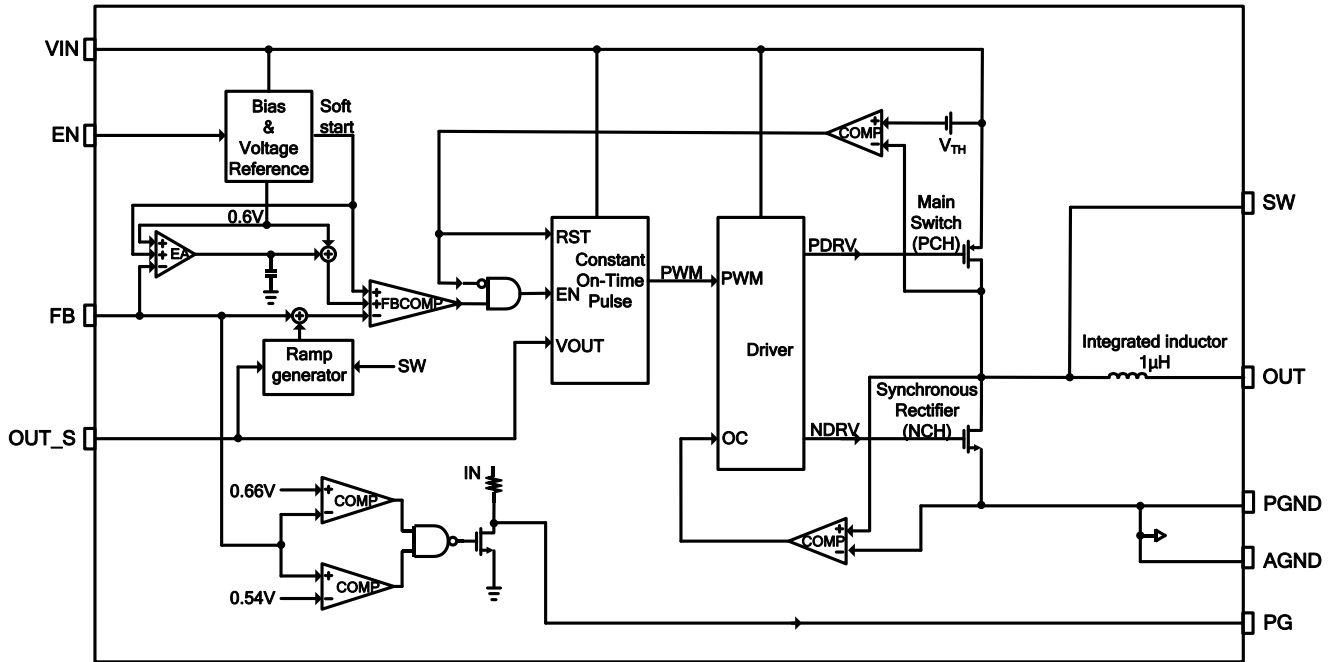


图 1: 功能框图

工作原理

MPM3822C 采用小尺寸表面贴装的 QFN-18 (2.5mmx3.5mmx1.6mm) 封装。MPM3822C 集成了一个电感，可以简化原理图和布局设计。仅需要完成反馈 (FB) 电阻、输入电容和输出电容的参数设计。MPM3822C 采用输入电压前馈功能的恒定导通时间 (COT) 控制模式，可在全输入电压范围内实现稳定的开关频率。

恒定导通时间 (COT) 控制模式

与固定频率的脉宽调制 (PWM) 控制方式相比，COT 控制提供了更简单的控制环路和更快的瞬态响应。通过使用输入电压前馈功能，MPM3822C 在输入和输出电压范围内可以保持相当恒定的开关频率。开关脉冲的导通时间可根据以下公式 (1) 估算得出：

$$T_{ON} = \frac{V_{OUT}}{V_{IN}} \times 0.833\mu s \quad (1)$$

为防止负载瞬态期间电感电流流失，MPM3822C 连续最小关断时间可设为 230ns。此最小关断时间限制无论何时都不会影响稳态下的工作。

强制 PWM 工作模式

MPM3822C 采用电流连续模式 (CCM)，可以在全负载范围内实现更小的输出纹波、负载调整率和负载瞬态响应。

使能 (EN)

当输入电压大于欠压锁定保护 (UVLO) 阈值时 (通常为 2.5V)，可以通过将 EN 拉高至超过 1.2V 来使能 MPM3822C。悬空 EN 引脚或接到地可使 MPM3822C 停止工作。EN 引脚与地之间有一个内部 1MΩ 电阻。

软启动/关断

MPM3822C 内置了软启动 (SS) 功能，可在受控斜率下缓慢提升输出电压，以避免启动时过冲。软启动时间通常约为 1.3ms。

当关断模块，MPM3822C 的内部参考电压逐渐下降，因此输出电压也随之线性下降。软关断时间通常约为 1.7ms。

电源正常指示 (PG)

MPM3822C 集成了一个 440kΩ 上拉电阻的开漏作为电源正常输出指示 (PG)。当 FB 为调节电压的 ±10% 时 (0.6V)，PG 通过内部电阻被上拉至 IN。如果 FB 电压超出 ±10% 的界限，PG 通过内部 MOSFET 下拉至地。MOSFET 最大导通阻抗 (R_{DS(ON)}) 为 100Ω。

限流保护

MPM3822C 上管开关管的典型电流限为 5.6A，其下管开关管电流限为 1.5A。当其上管开关管达到电流限时，上管关断，下管导通。当其电流降至谷值电流限阈值时，MPM3822C 再次导通上管。如果每个周期内上管达到峰值电流限以及下管达到谷值电流限长达 100μs，则 MPM3822C 保持在打嗝保护阈值直至电流下降。这样可以避免电感电流持续上升而损坏器件。

短路以及短路恢复

如果输出电压短路至 GND，则会触发电流限。如果每个周期的电流限触发长达 100μs，则 MPM3822C 进入打嗝保护模式并禁用输出功率级。MPM3822C 会对软启动电容进行放电，并自动尝试再次软启动。如果软启动结束后仍存在短路情况，MPM3822C 会重复此循环操作直至短路消除，并且输出电压稳定升回之前水平。

应用信息

设置输出电压

输出电压由外部电阻分压器设置。考虑到稳定性和动态之间需存在折中，反馈电阻（R1）不得太大或太小。反馈电阻值的大小并没有严格要求。可根据公式(2)计算得出 R2:

$$R2 = \frac{R1}{\frac{V_{out}}{0.6} - 1} \quad (2)$$

图 2 显示了反馈电路。

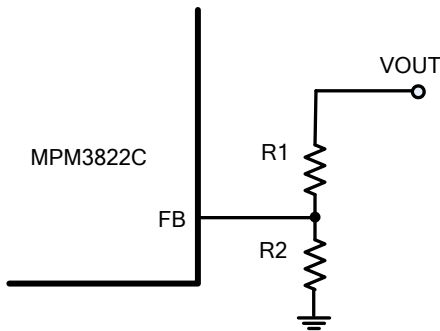


图 2: 反馈网络

表 1 列出了常见输出电压的电阻值。

表 1: 用于常见输出电压的电阻选项表

V _{OUT} (V)	R1 (kΩ)	R2 (kΩ)
1.0	200 (1%)	300 (1%)
1.2	200 (1%)	200 (1%)
1.8	200 (1%)	100 (1%)
2.5	200 (1%)	63.2 (1%)
3.3	200 (1%)	44.2 (1%)

选择输入电容

由于降压变换器的输入电流为不连续电流，因此需要一个输入电容，在保持直流输入电压的同时，还能提供交流电流。为达到最佳性能，请使用低 ESR 电容。强烈推荐使用 X5R 或 X7R 电介质陶瓷电容，以实现低 ESR 和小温度系数。对于大多数应用而言，使用 22μF 的电容即可。

由于输入电容吸收输入开关电流，因此需要足够的纹波电流额定值。流经输入电容的有效电流可根据以下公式 (3) 估算得出:

$$I_{C1} = I_{LOAD} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)} \quad (3)$$

最差情况为 $V_{IN} = 2V_{OUT}$ ，如公式 (4) 显示:

$$I_{C1} = \frac{I_{LOAD}}{2} \quad (4)$$

为简单起见，请选择额定 RMS 电流超过最大负载电流一半的输入电容。

输入电容可以是电解、钽或陶瓷电容。当采用电解电容或钽电容时，需要并联一颗品质优良的小陶瓷电容（如 0.1μF 瓷片电容）且尽可能靠近 IC 放置。当采用陶瓷电容时，确保其具有足够的电容来提供足够的电荷，以防止输入时产生过多的电压纹波。由电容引起的输入电压纹波可以根据以下公式 (5) 估算出:

$$\Delta V_{IN} = \frac{I_{LOAD}}{f_s \times C1} \times \frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (5)$$

选择输出电容

输出电容 (C2) 用来维持直流输出电压。

可以使用低 ESR 的陶瓷电容来保持低输出纹波。通常，大多数应用选用 22μF 陶瓷电容即可。输出电压较高时，为稳定系统可以选用一颗 47μF 的电容。

如果使用陶瓷电容，开关频率处的阻抗主要由电容值决定。输出电压纹波主要由电容引起。为简化计算，可以通过以下公式 (6) 估算出输出电压纹波:

$$\Delta V_{OUT} = \frac{V_{OUT}}{8 \times f_s^2 \times L_1 \times C2} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (6)$$

如果是钽或电解电容，ESR 主导开关频率的阻抗。为简化计算，可以通过公式（7）估算出输出电压纹波：

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_s \times L_1} \times \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \times R_{ESR} \quad (7)$$

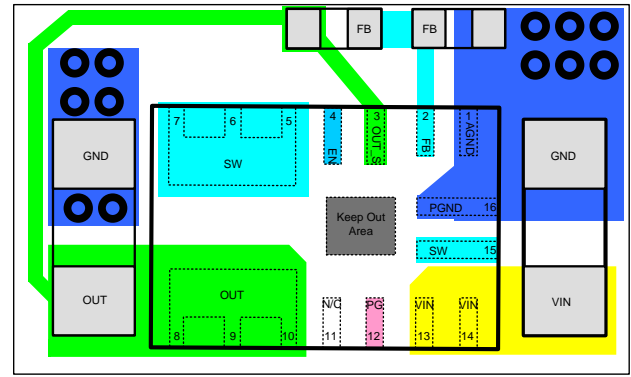
其中，L1 为 1μH 的电感。

输出电容器的特性也会影响系统的稳定性。

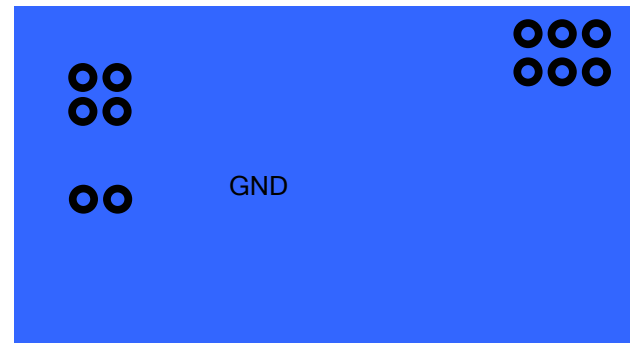
PCB 布局指南

有效的开关电源布局对工作的稳定性至关重要，尤其对于开关频率高的变换器。如果布局不慎，调节器的线性和负载调整率以及稳定性都会很差。为获得最佳效果，请参考图 3 并遵循以下指南：

1. 将输入陶瓷电容（0805 尺寸）尽可能靠近 IC 引脚放置。
2. 将陶瓷电容的两端直接连至 VIN 和 PGND。
3. 为减少功率损耗，请铺铜至 SW。
4. 将外部反馈电阻紧挨着 FB 放置。



顶层



底层

图 3：推荐布局

典型应用电路

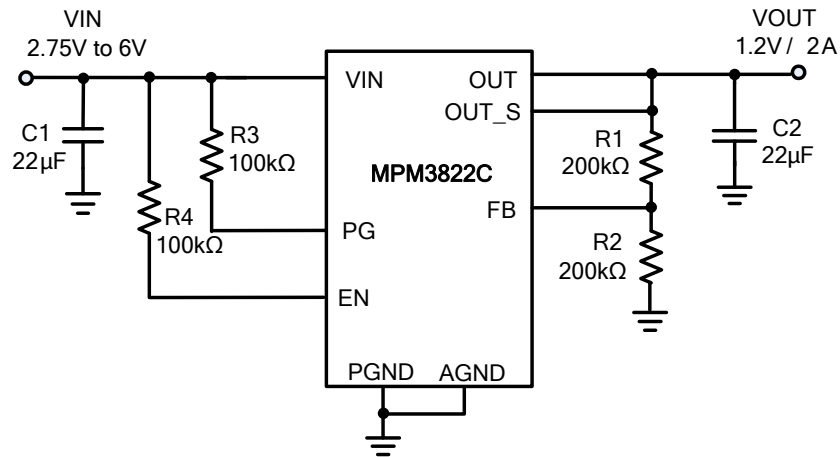


图 4: MPM3822C 典型应用电路

注: 对于 VIN 小于 3.3V 的应用, 可以添加额外的输入电容。

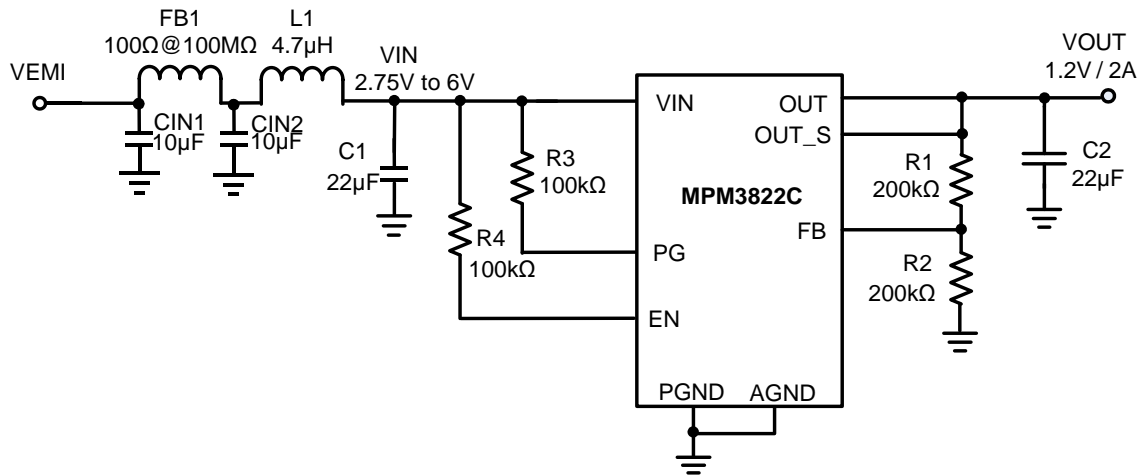
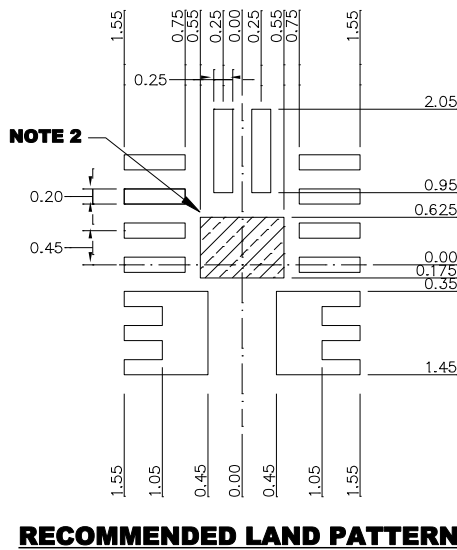
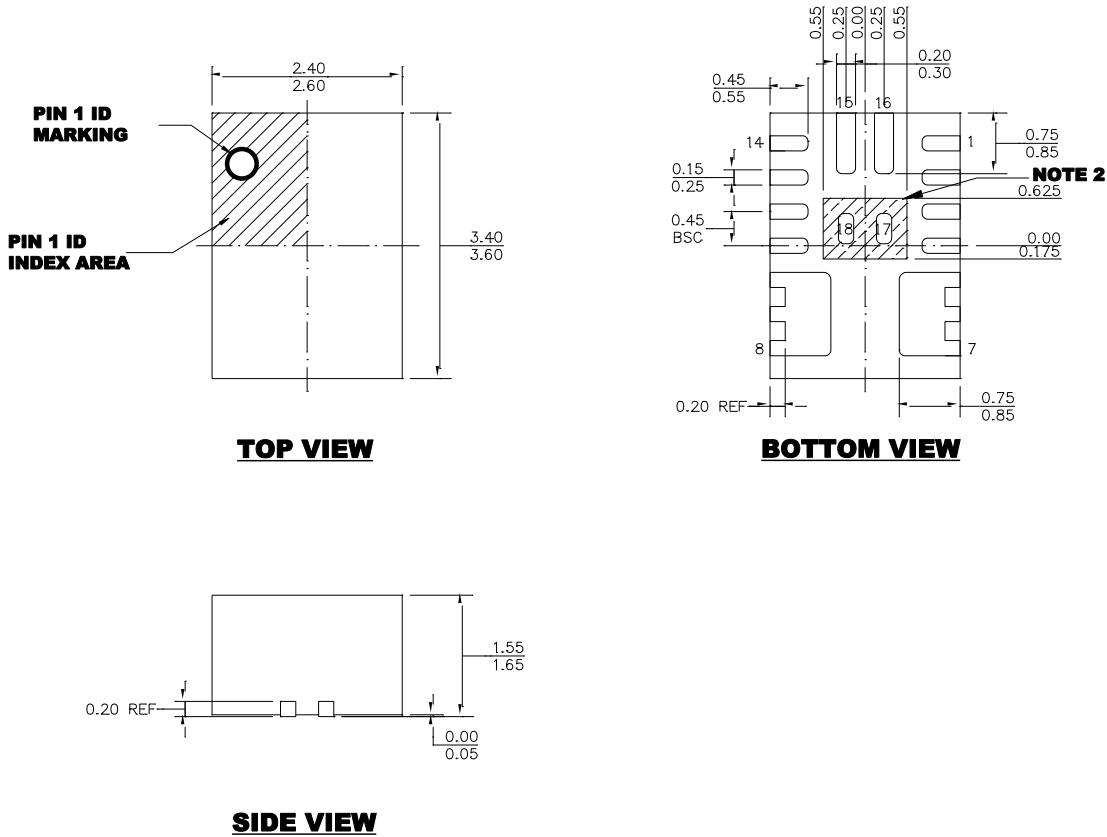


图 5: MPM3822C EMI 测试电路

封装信息

QFN-18 (2.5mmx3.5mmx1.6mm)


NOTE:

- 1) ALL DIMENSIONS ARE IN MILLIMETERS.
- 2) SHADED AREA IS THE KEEP-OUT ZONE. ANY PCB METAL TRACE AND VIA ARE NOT ALLOWED TO CONNECT TO THIS AREA ELECTRICALLY OR MECHANICALLY.
- 3) LEAD COPLANARITY SHALL BE 0.08 MILLIMETERS MAX.
- 4) JEDEC REFERENCE IS MO-220.
- 5) DRAWING IS NOT TO SCALE.

注: 本文中信息如有变更, 不再另行通知。当前所用规格, 请联系 MPS。用户应确保其对 MPS 产品的具体应用不侵犯他人知识产权。MPS 不在此类应用承担任何法律责任。