

### 描述

MP9486 是一款高压降压型开关稳压器，可输出高达 1A 的持续电流至负载。它集成了一个高压高端 MOSFET，提供 2.5A 的典型峰值电流限。其 4.5V 至 100V 的宽输入电压范围可适用于各种降压应用，是汽车、工业和照明应用的理想之选。采用滞环电压控制模式，可快速响应负载跳变。MPS 独有的反馈控制方案可以最大限度地减少外部器件的使用数量。

高达 1MHz 的开关频率支持选择小尺寸的器件。过温保护和短路保护（SCP）确保了其工作的稳定性和可靠性。170 $\mu$ A 的静态电流允许其用于电池供电应用中。

MP9486 采用带散热焊盘的 SOIC-8 封装。

### 特性

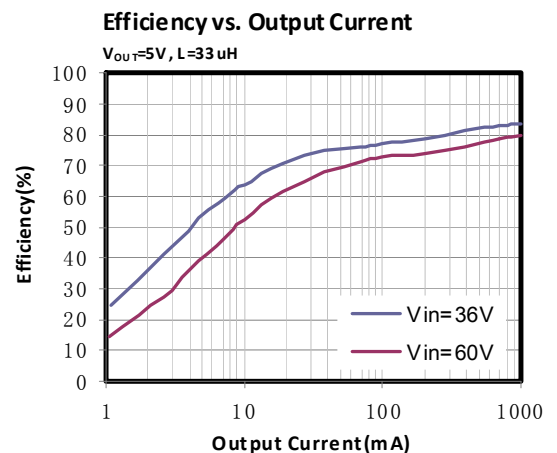
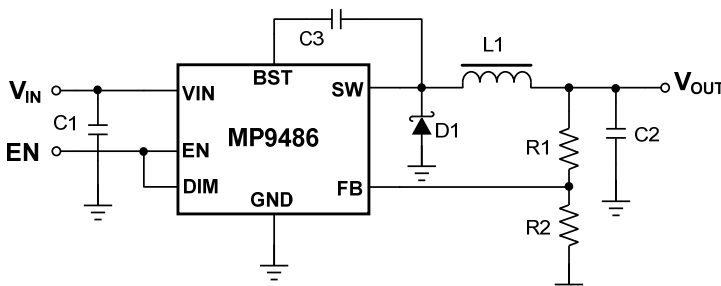
- 4.5V 至 100V 宽输入电压范围
- 滞环控制：无补偿设计需要
- 高达 1MHz 开关频率
- 可为 LED 应用提供 PWM 调光控制输入
- 集成上管 MOSFET 带短路保护（SCP）
- 170 $\mu$ A 静态电流
- 过温保护
- 采用带散热焊盘的 SOIC-8 封装

### 应用

- 电动摩托车、电动自行车控制电源供电
- 太阳能系统
- 汽车系统电源
- 工业电源供电
- 高功率 LED 驱动器

所有 MPS 芯片都保证无铅，无卤素，并且遵守 RoHS 规范。若需查询具体芯片环保等级，请访问 MPS 官网。“MPS”和“The Future of Analog IC Technology”为 MPS 注册商标。

### 典型应用



订购信息

产品型号*	封装	顶标
MP9486GN	SOIC-8 EP	见下文

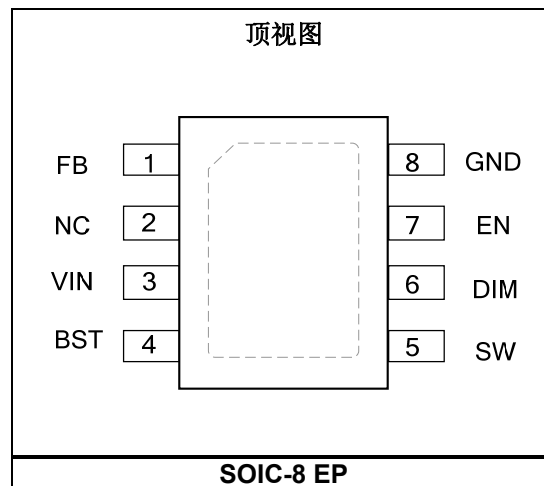
\*对于编带和卷盘包装，请添加后缀-Z（例如 MP9486GN-Z）

顶标

**MP9486**  
**LLLLLLLL**  
**MPSYWW**

MP9486: 产品型号  
 LLLLLLLL: 批次号  
 MPS: MPS 前缀  
 Y: 年份代码  
 WW: 周代码

参考封装



**绝对最大额定值<sup>(1)</sup>**

输入电源电压 (VIN) .....	-0.3V 至 +100V
开关引脚电压 (V <sub>SW</sub> ) .....	-0.5V (-4.5V for 10ns) 至 VIN + 0.5V
BST 到 SW .....	-0.3V 至 +6V
所有其他引脚 .....	-0.3V 至 +6V
结温 .....	150°C
连续功耗 (T <sub>A</sub> = +25°C) <sup>(2)</sup> .....	3.6W <sup>(4)</sup>
焊接温度 .....	260°C
存储温度 .....	-65°C 至 +150°C
<b>推荐工作条件<sup>(3)</sup></b>	
输入电源电压 (VIN) .....	4.5V 至 95V
EN 和 DIM 电压 .....	0V 至 5V
最大开关频率 .....	1MHz
工作结温 (T <sub>J</sub> ) .....	-40°C 至 +125°C

热阻	$\theta_{JA}$	$\theta_{JC}$
SOIC-8 EP		
EV9486-N-00A <sup>(4)</sup> .....	34 .....	4 ... °C/W
JESD51-7 <sup>(5)</sup> .....	50 .....	10 ... °C/W

**注:**

- 1) 超过这些限定值可能会损坏芯片。
- 2) 最大允许功耗是最大结温 T<sub>J</sub>(MAX)、结温-环境热阻  $\theta_{JA}$  和环境温度 T<sub>A</sub> 的函数。任何环境温度下允许的最大连续功耗由 P<sub>D</sub>(MAX) = (T<sub>J</sub>(MAX)-T<sub>A</sub>)/ $\theta_{JA}$  计算。超过最大允许功耗会使芯片温度过高, 导致稳压器进入热关机状态。内部热关断电路保护芯片免受永久性损坏。
- 3) 设备不能保证在其工作条件之外运行。
- 4) 上述数据是在 EV9486-N-00A (双层板 63mmx63mm) 上测量所得。
- 5) 上述数据是在 JESD51-7 (4 层板) 上测量所得。

## 电气特性

除非另有说明，以下皆在  $V_{IN}=60V$ ， $T_A = +25^{\circ}C$  条件下测试得出。超温规格由设计及电气特性保证。

参数	符号	条件	最小值	典型值	最大值	单位
输入欠压保护阈值			3.6	4.0	4.35	V
输入欠压保护阈值迟滞				0.4		V
关断电流		$V_{EN} = 0V$		2	5	$\mu A$
静态电流		无负载, DIM = low, $V_{FB} = 250mV$		170	240	$\mu A$
高端开关管内阻 <sup>(6)</sup>	$R_{DS(ON)}$	$V_{BST} - V_{SW} = 5V$		500		$m\Omega$
高端开关管漏电流	$I_{SWLK}$	$V_{EN} = 0V, V_{SW} = 0V$		0.01	1	$\mu A$
电流限值	$I_{PK}$	$V_{FB} = 0.15V$	1.7	2.5		A
EN 上升阈值	$V_{ENH}$		1.4	1.55	1.7	V
EN 阈值迟滞	$V_{ENHY}$			320		mV
EN 输入电流	$I_{ENI}$	$V_{EN} = 5V$		0.01	1	$\mu A$
EN 上拉电流	$I_{ENS}$	$V_{EN} = 2V$		2	3	$\mu A$
DIM 上升阈值	$V_{DIMH}$		0.8	1.15	1.5	V
DIM 阈值迟滞	$V_{DIMHY}$			300		mV
DIM 输入电流	$I_{DIM}$	$V_{DIM} = 5V$ 或 $0V$	-1		1	$\mu A$
DIM 点亮延迟	$T_{DIMDH}$	$V_{FB} = 0V, V_{DIM}$ 上升沿至 $V_{SW}$ 上升沿		50		ns
DIM 熄灭延迟	$T_{DIMDL}$	$V_{FB} = 0V, V_{DIM}$ 下降沿至 $V_{SW}$ 下降沿		50		ns
反馈电压高阈值 <sup>(6)</sup>	$V_{FBH}$	$4.5V < V_{IN} < 95V, V_{FB}$ 从 $0V$ 上升至 $V_{SW} < 30V$	209	215	221	mV
反馈电压低阈值 <sup>(6)</sup>	$V_{FBL}$	$4.5V < V_{IN} < 95V, V_{FB}$ 从 $0.25V$ 下降至 $V_{SW} > 30V$	179	185	191	mV
FB 输入电流	$I_{FB}$	$V_{FB} = 5V$ 或 $0V$	-300		300	nA
FB 下降至 SW 输出高延迟	$T_{FBDH}$	$V_{FB}$ 下降沿从 $0.25V$ 降至 $0V$ 直至降到 $V_{SW}$ 上升沿		100		ns
FB 上升至 SW 输出低延迟	$T_{FBDL}$	$V_{FB}$ 上升沿从 $0.25V$ 升至 $V_{SW}$ 下降沿		100		ns
过温保护 <sup>(7)</sup>		触发过温关断保护 迟滞		150 20		$^{\circ}C$

注:

6) 由设计保证。

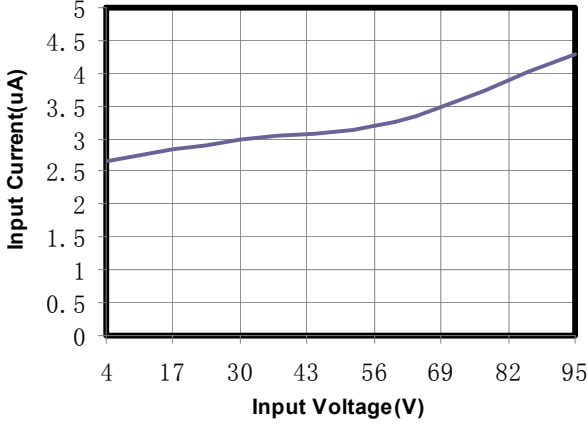
7) 由电气特性保证，未经生产检验。

典型特性

除非另外说明,以下皆在  $V_{IN} = 60V$ ,  $T_A = +25^\circ C$  条件下测试得出。

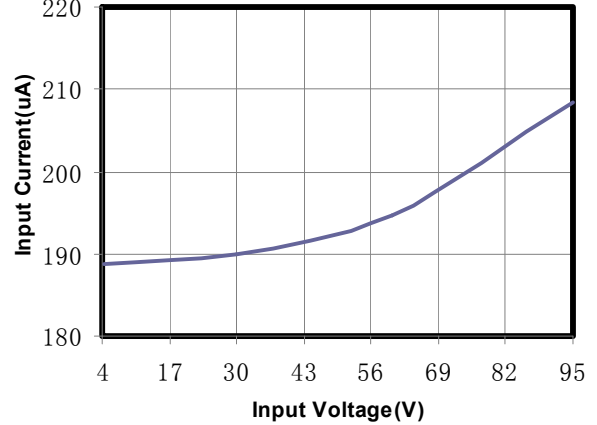
Shutdown Current vs. Input Voltage

EN=LOW



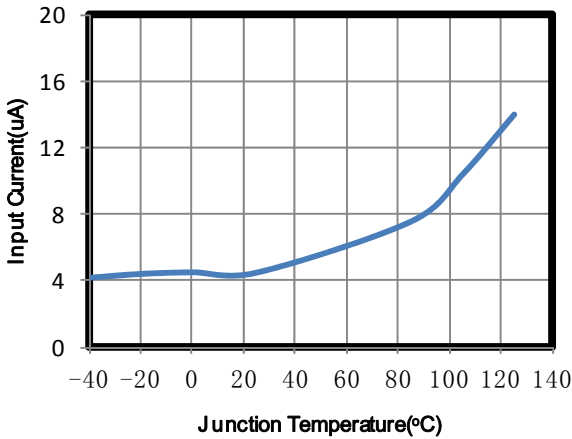
Quiescent Current vs. Input Voltage

EN=HIGH, DIM=LOW,  $V_{FB}=250mV$



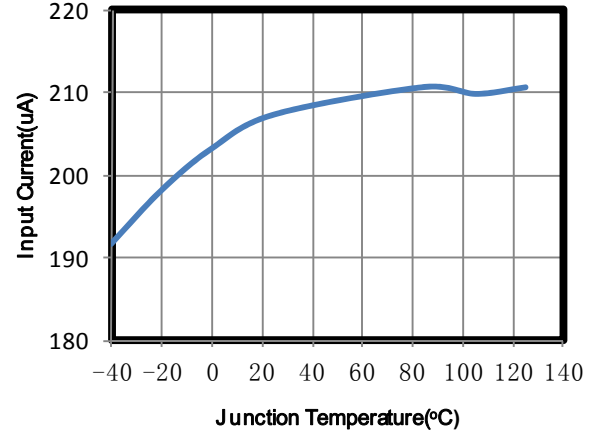
Shutdown Current vs. Temperature

$V_{IN}=95V$ , EN=LOW

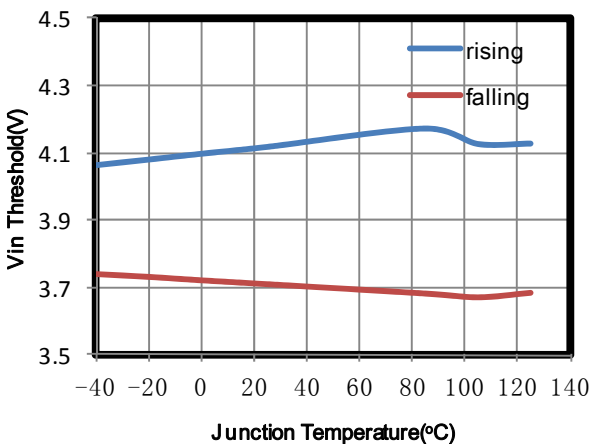


Quiescent Current vs. Temperature

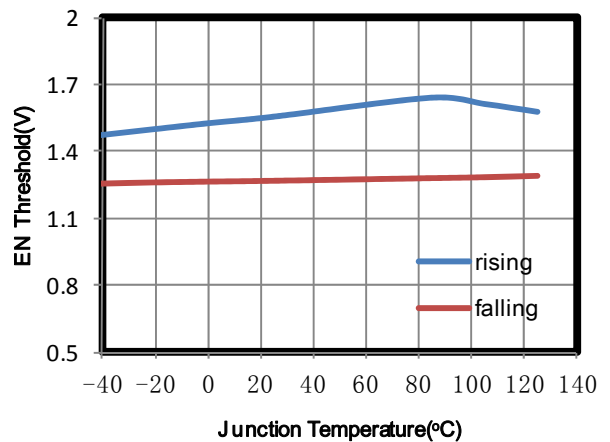
$V_{IN}=95V$ , DIM=LOW, EN=HIGH,  $V_{FB}=250mV$



UVLO Threshold vs. Temperature



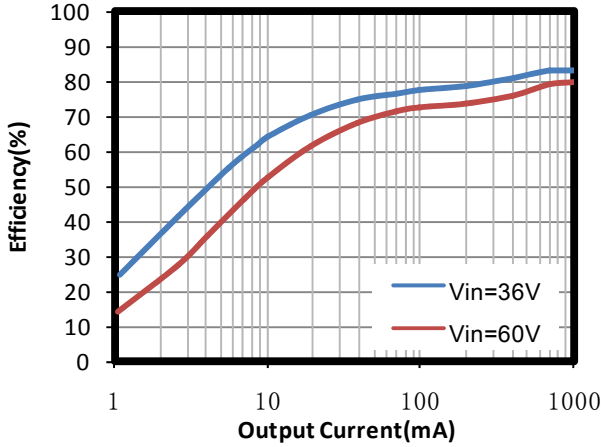
EN Threshold vs. Temperature



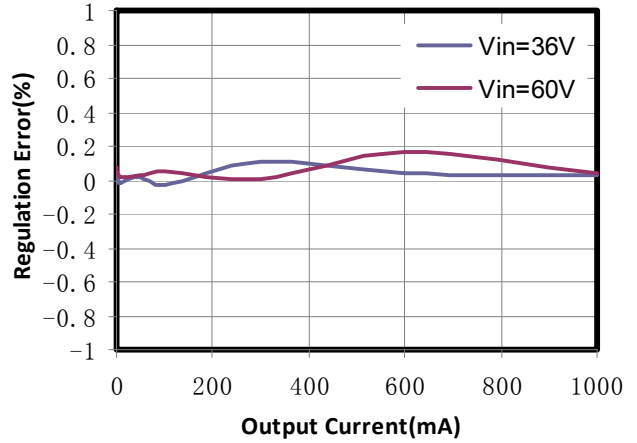
典型性能曲线

除非另外说明，以下皆在  $V_{IN} = 60V$ ,  $V_{OUT} = 5V$ ,  $I_{OUT} = 1A$ ,  $L = 33\mu H$ ,  $C_{OUT} = 100\mu F$ ,  $T_A = +25^\circ C$  条件下测试得出。

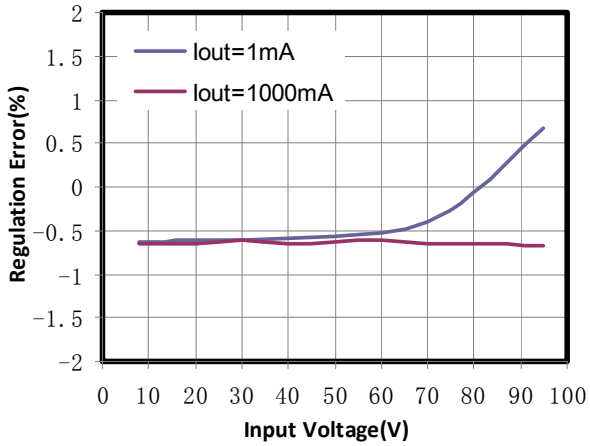
Efficiency vs. Output Current



Load Regulation



Line Regulation



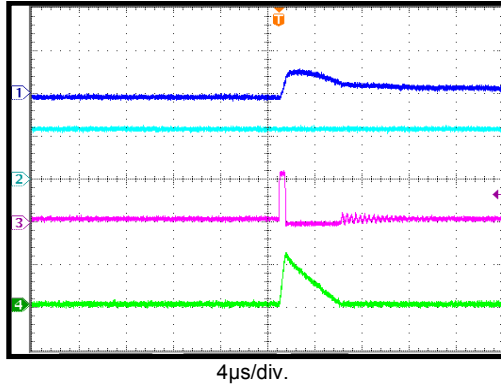
典型性能曲线 (续表)

除非另外说明, 以下皆在  $V_{IN} = 60V$ ,  $V_{OUT} = 5V$ ,  $I_{OUT} = 1A$ ,  $L = 33\mu H$ ,  $C_{OUT} = 100\mu F$ ,  $T_A = +25^\circ C$  条件下测试得出。

Steady State

$I_{OUT} = 0A$

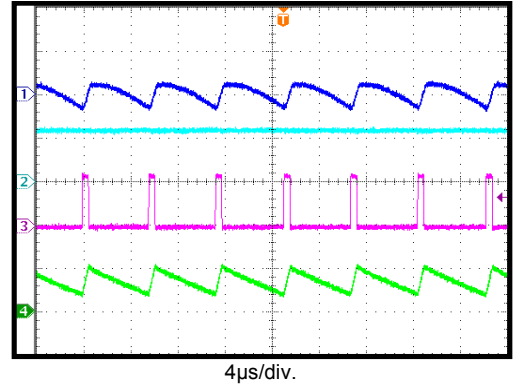
CH1:  $V_{OUT}/AC$   
100mV/div.  
CH2:  $V_{IN}$   
50V/div.  
CH3:  $V_{sw}$   
50V/div.  
CH4:  $I_L$   
1A/div.



Steady State

$I_{OUT} = 1A$

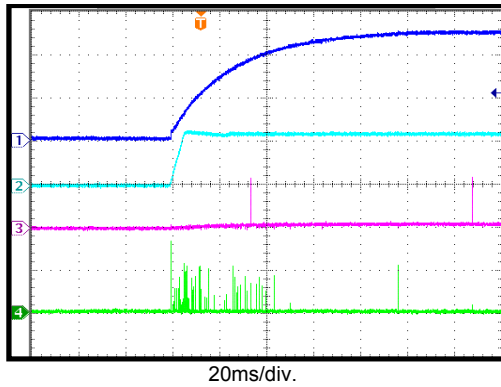
CH1:  $V_{OUT}/AC$   
100mV/div.  
CH2:  $V_{IN}$   
50V/div.  
CH3:  $V_{sw}$   
50V/div.  
CH4:  $I_L$   
2A/div.



Power On

$I_{OUT} = 0A$

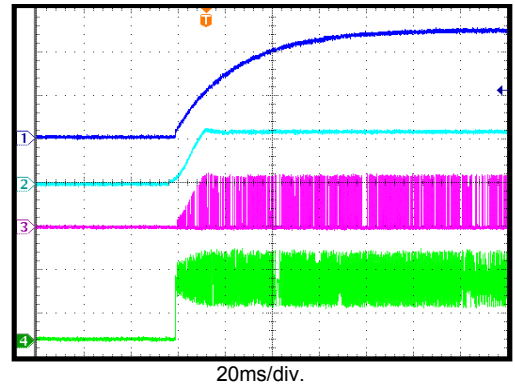
CH1:  $V_{OUT}$   
2V/div.  
CH2:  $V_{IN}$   
50V/div.  
CH3:  $V_{sw}$   
50V/div.  
CH4:  $I_L$   
1A/div.



Power On

$I_{OUT} = 1A$

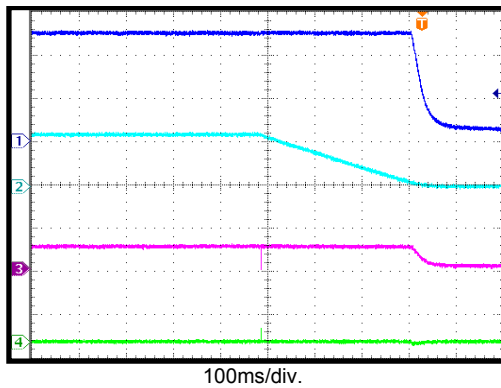
CH1:  $V_{OUT}$   
2V/div.  
CH2:  $V_{IN}$   
50V/div.  
CH3:  $V_{sw}$   
50V/div.  
CH4:  $I_L$   
1A/div.



Power Off

$I_{OUT} = 0A$

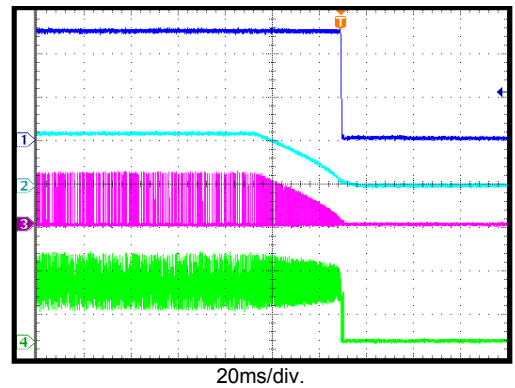
CH1:  $V_{OUT}$   
2V/div.  
CH2:  $V_{IN}$   
50V/div.  
CH3:  $V_{sw}$   
10V/div.  
CH4:  $I_L$   
500mA/div.



Power Off

$I_{OUT} = 1A$

CH1:  $V_{OUT}$   
2V/div.  
CH2:  $V_{IN}$   
50V/div.  
CH3:  $V_{sw}$   
50V/div.  
CH4:  $I_L$   
1A/div.

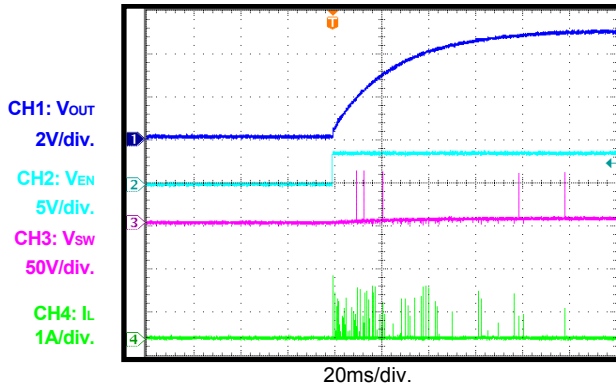


典型性能曲线 (续表)

除非另外说明, 以下皆在  $V_{IN} = 60V$ ,  $V_{OUT} = 5V$ ,  $I_{OUT} = 1A$ ,  $L = 33\mu H$ ,  $C_{OUT} = 100\mu F$ ,  $T_A = +25^\circ C$  条件下测试得出。

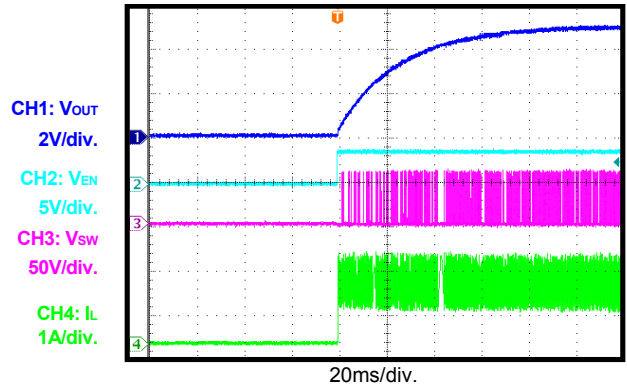
EN Start-Up

$I_{OUT} = 0A$



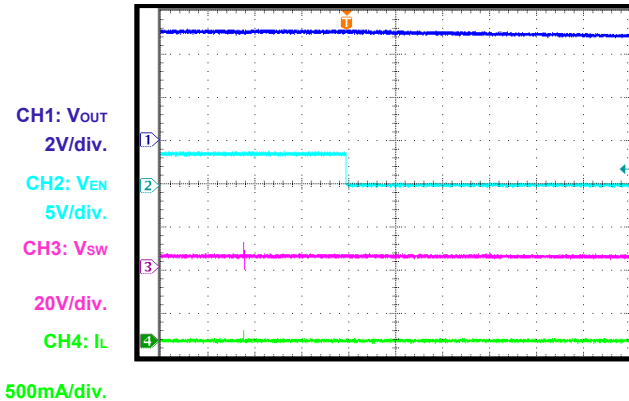
EN Start-Up

$I_{OUT} = 1A$



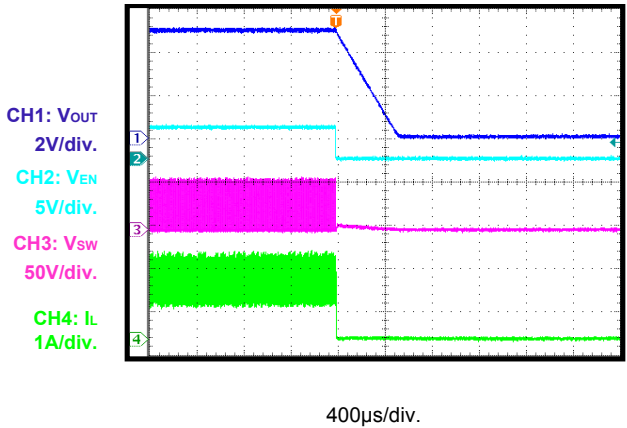
EN Shutdown

$I_{OUT} = 0A$



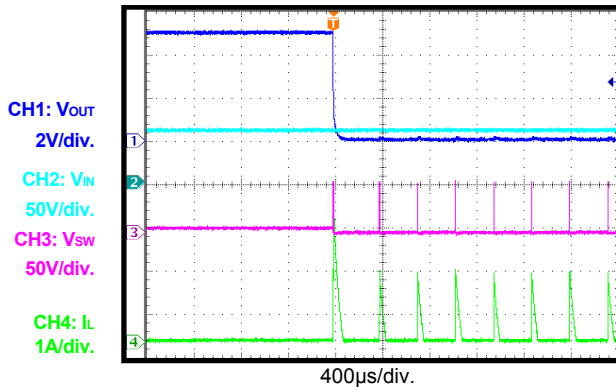
EN Shutdown

$I_{OUT} = 1A$



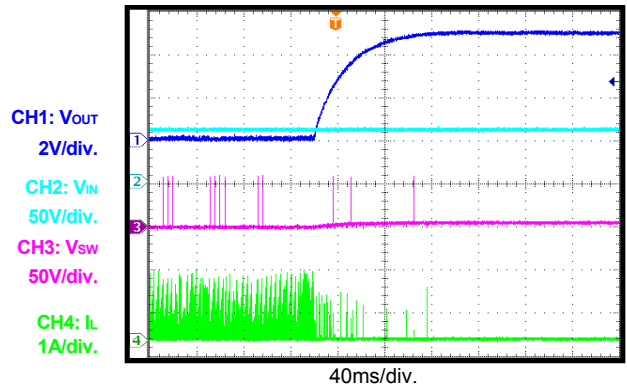
SCP Entry

$I_{OUT} = 0A$



SCP Recovery

$I_{OUT} = 0A$



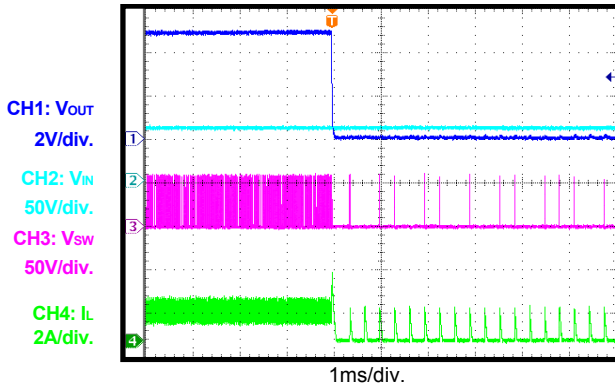


典型性能曲线 (续表)

除非另外说明, 以下皆在  $V_{IN} = 60V$ ,  $V_{OUT} = 5V$ ,  $I_{OUT} = 1A$ ,  $L = 33\mu H$ ,  $C_{OUT} = 100\mu F$ ,  $T_A = +25^\circ C$  条件下测试得出。

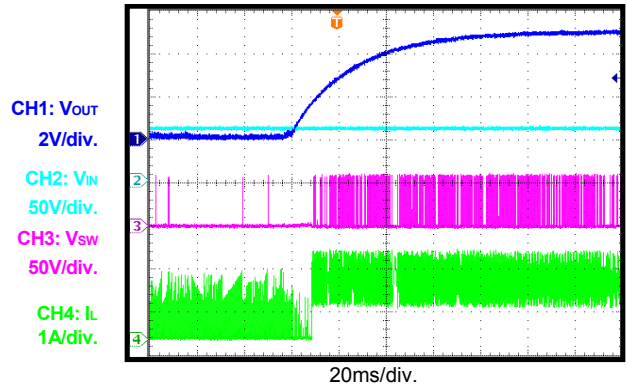
SCP Entry

$I_{OUT} = 1A$



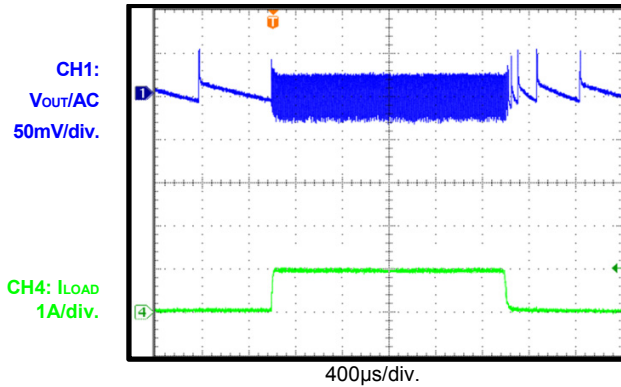
SCP Recovery

$I_{OUT} = 1A$ , E-load turn-on threshold = 0.32V



Load Transient

$I_{OUT} = 0A \rightarrow 1A @ 70mA/\mu s$



## 引脚功能

SOIC-8 EP 引脚 #	名称	描述
1	FB	反馈。FB 输入至电压迟滞比较器。通过环路调节，平均反馈电压被保持在 200mV。
2	NC	内部无连接。
3	VIN	输入电源。输入电源给内部所有控制电路供电，包括BST调节器和上管开关驱动。为了最大限度地降低开关电压尖峰，接地去耦电容必须放在输入引脚附近。
4	BST	自举。给内部上管 MOSFET 驱动供电。连接一个电容在 BST 和 SW 之间。
5	SW	开关节点。内部上管的源极输出。需要一个低导通压降的肖特基二极管接地。该二极管必须靠近 SW 放置，以降低开关峰值电压。
6	DIM	PWM 调光输入。DIM 适用于 LED 驱动器应用。拉低 DIM 可熄灭背光。拉高 DIM 可点亮背光。如果不需要背光调光功能，例如在普通降压应用中，可将 DIM 和 EN 接在一起。
7	EN	启动输入。将 EN 拉低至指定阈值以下，关闭 MP9486。将 EN 拉高至指定阈值以上，或让 EN 悬空可启动 MP9486。
8	GND	接地。为避免大的高频电流环路，接地引脚应尽可能靠近输出电容器。将散热焊盘连接至接地面以优化散热性能。

功能框图

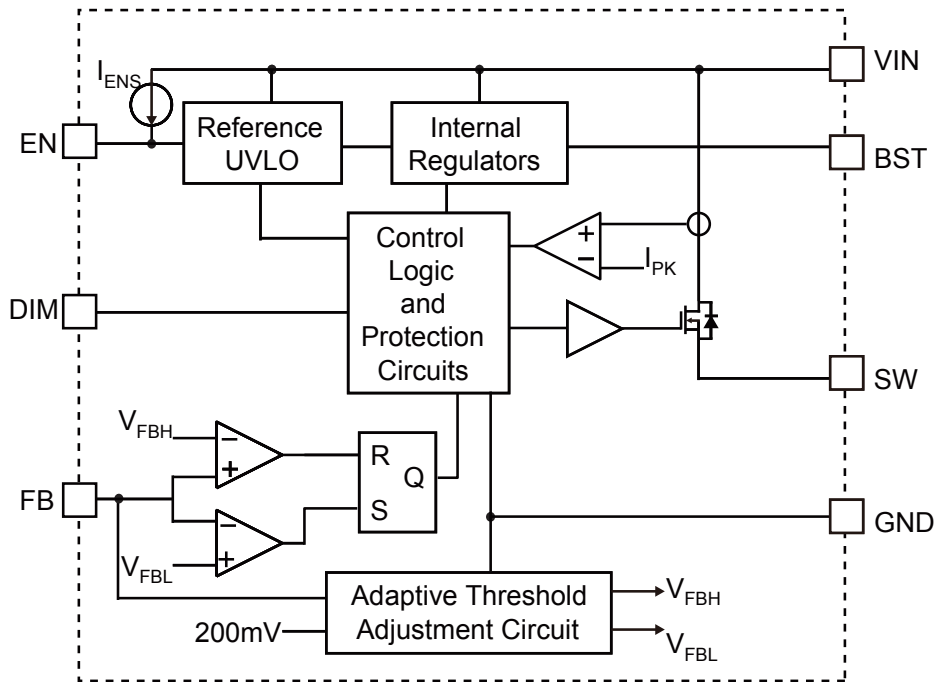


图 1: 功能框图

## 运行原理

### 带自适应阈值调整的滞环电流控制

MP9486 采用滞环电压控制模式调整输出电压。FB 连接至决定输出电压大小的电阻分压器搭接处。当 FB 电压 ( $V_{FB}$ ) 降至 185mV 时，功率 MOSFET 开启并持续直至  $V_{FB}$  升到 215mV。当  $V_{FB}$  升至 215mV 时，功率 MOSFET 关闭并持续直至  $V_{FB}$  降至 185mV。215mV 和 185mV 两个阈值都会自适应调节补偿给所有电路延迟，故调节后的输出电压反馈平均值为 200mV。

### EN 引脚 (EN) 启动控制

MP9486 含有一个专用使能引脚 (EN)。其下降阈值为 1.23V，上升阈值为 1.55V (320mV 迟滞)。

当浮空时，内部一个 2 $\mu$ A 的电流源会将 EN 上拉至大约 3V，从而使能芯片。若要拉低 EN，需要超过 2 $\mu$ A 的电流下拉能力。

### 自举驱动电路

高端悬浮功率 MOSFET 的驱动需要一个外部自举电容供电。此驱动电路自带欠压锁定功能 (UVLO)。UVLO 上升阈值为 2.2V，迟滞为 150mV。

自举电容由内部自举调节器供电并调节至大约 5V。

如果内部电路电压不足，且自举电容充电不足时，可使用额外的外部电路提供电源确保自举电压在正常的工作范围。更多关于外部自举二极管内容，请参考第 14 页。

### 欠压锁定 (UVLO)

欠压锁定 (UVLO) 在芯片电源工作电压不足时，用来保护芯片。UVLO 上升阈值大约为 4V，下降阈值大约为 3.6V。

### LED 应用调光功能

由于 MP9486 的反馈参考电压很低，MP9486 可应用于 LED 驱动，此时可将 LED 电流检测电阻器连在 FB 和 GND 之间。在此种应用中，MP9486 可使用 DIM 调光。在 DIM 引脚上施加脉冲波形即可实现调光。脉冲控制信号高电平应高于 1.5V，信号低电平应低于 0.5V。调光频率可高达 20kHz。

### 过温保护

过温保护在工作温度过高时，用来保护芯片。当硅晶体温度高于温度保护上限阈值时，整个芯片关断。当温度低于温度保护下限阈值时，芯片重新启动。

### 输出短路保护

当  $V_{FB}$  处于 200mV 左右时，可以很好地调节输出电压。如果过流保护 (OCP) 时输出被拉低或 GND 直接短路，即使在功率 MOSFET 开启的情况下， $V_{FB}$  也会变低。此时，MP9486 将低  $V_{FB}$  视为故障。当故障时间超过 10 $\mu$ s，功率 MOSFET 将关闭。大约 300 $\mu$ s 的延迟后，MP9486 会重新尝试运行。

功率 MOSFET 电流经过电流检测 MOSFET 被精确检测到。如果电流超过电流极限，IC 将关断。这为短路情况提供了额外保护。

## 应用信息

### 设置输出电压

输出电压 ( $V_{OUT}$ ) 由电阻分压器 ( $R1$  和  $R2$ ) 设置 (请见第 1 页中的典型应用)。为达到好的抗扰度和降低功率损耗, 建议  $R2$  控制在  $5k\Omega$  至  $50k\Omega$  之间。 $R1$  则由以下公式 (1) 计算得出:

$$R1 = \frac{V_{OUT} - V_{FB}}{V_{FB}} \times R2 \quad (1)$$

典型  $V_{FB}$  为  $0.2V$ 。

### 输出电容器和频率设置

为得到平滑的输出电压值, 需要配备输出电容器 ( $C_{OUT}$ )。电容器的 ESR 应足够大, 否则, 系统将无法按预期运行, 电流纹波也会很高。当  $V_{FB}$  从  $185mV$  升到  $215mV$  后, 功率 MOSFET 关闭。系统需要 ESR 和一些电感电流才能给输出电容充电, 并在 FB 生成  $215mV$  的电压。例如, 对于  $5V$   $V_{OUT}$ , 如果前馈电容为  $0.1\mu F$ , 推荐的输出电容器 ESR 范围应在  $100m\Omega$  至  $250m\Omega$  左右。推荐使用钽或铝电解电容做输出电容, 并建议并联一个小陶瓷电容。

如果输出电容是钽或铝电解电容, 推荐在  $R1$  上并联一颗前馈电容。在输出电容 ESR 无法改变的情况下, 前馈电容可帮助调节频率以及输出纹波。

### 选择电感

电感 ( $L$ ) 可将开关电压转换成一个平滑的电流送至负载。需要选择合适的电感以防止电感电流达到电流限值。使用以下公式 (2) 计算电感值:

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{F_{SW} \times I_{OUT} \times V_{IN} \times K} \quad (2)$$

系数  $K$  大约为  $0.15 \sim 0.85$ 。

### 输出续流二极管

当上管开关关闭时, 输出二极管为电感电流续流。为减少二极管正向导通电压和反向恢复带来的损耗, 请使用肖特基二极管。

流经二极管的平均电流可根据以下公式 (3) 估算出:

$$I_D = I_{OUT} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (3)$$

选择二极管时, 额定电压要大于最大输入电压, 额定电流要大于二极管平均电流。

### 输入电容器 ( $C_{IN}$ )

由于降压变换器的输入电流为不连续电流, 因此需要一个电容器, 在保持直流输入电压的同时, 还能给降压变换器提供交流电流。为达到最佳性能, 请使用低 ESR 电容器, 特别在高开关频率的应用中。

流经输入电容器的有效电流可根据以下公式 (4) 计算得出:

$$I_{IN\_AC} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)} \quad (4)$$

对于低 ESR 电容器, 输入电压纹波可根据公式 (5) 估算出:

$$\Delta V_{IN} = \frac{I_{OUT} \times V_{OUT}}{F_{SW} \times C_{IN} \times V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (5)$$

选择一款具有足够有效电流值和足够电容值的输入电容, 以维持较小的输入电源纹波。

当采用电解电容器或钽电容器时, 需要并联一颗小的陶瓷电容器 (如  $0.1\mu F$  瓷片电容) 且尽可能靠近 IC。

外部自举二极管

外部自举二极管可以提高转换器的效率（见图 2）。以下情况时，建议从 5V 电源到 BST 电容中加入一个外部 BST 二极管：

- 系统中使用了一个 5V 电源
- VIN（输入电压）不大于 5V
- V<sub>OUT</sub>（输出电压）为 3.3V 到 5V 间

此二极管还被推荐使用在高占空比应用中（当 V<sub>OUT</sub> / VIN > 65% 时），以及很高频率（接近 1MHz）的应用中。

自举二极管可使用低成本的二极管，如 IN4148 或 BAT54。

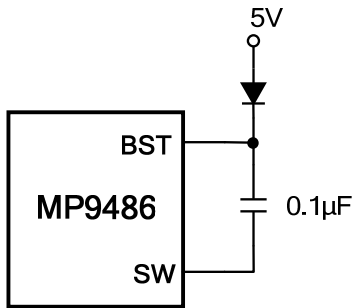


图 2：外部自举二极管

布局指南

高效的 PCB 布局对于 IC 工作的稳定性至关重要。为获得最佳效果，请参考图 3 并遵循以下指南：

1. 输入去耦电容器、续流二极管以及 MP9486（VIN、SW 和 PGND）尽可能靠近彼此放置。
2. 保持电源走线非常的短而宽，尤其在高频开关节点处的连线。  
*这可以降低开关节点上的电压峰值，降低 EMI 噪声水平。*
3. 反馈电路走线尽可能远离电感和噪声电源走线（如 SW 开关节点）。
4. 在散热焊盘下方放置直径 15mil 和间距 40mil（中心点之间的距离）的过孔，提高散热能力。

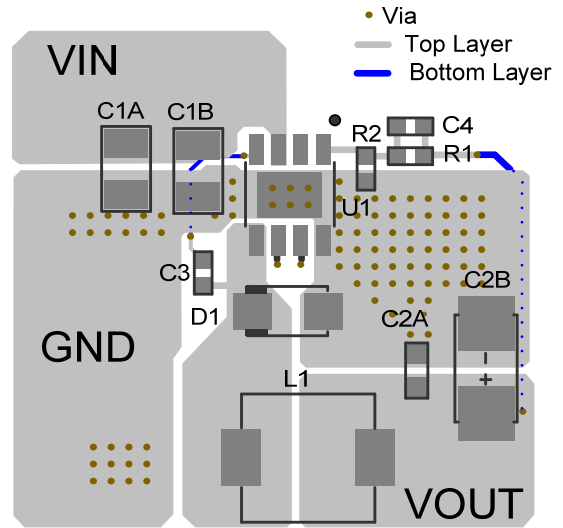


图 3：推荐的 PCB 布局

## 设计实例

表1为符合以上应用指南规格的设计实例。

表1: 设计实例

<b>V<sub>IN</sub></b>	8V 至 95V
<b>V<sub>OUT</sub></b>	5V
<b>I<sub>OUT</sub></b>	0A 至 1A

图 4 是 5V 输出的典型应用电路，典型性能特征波形图也是以该原理图为测试条件的。更多详细应用设计，请参考相关评估板规格书。

典型应用电路

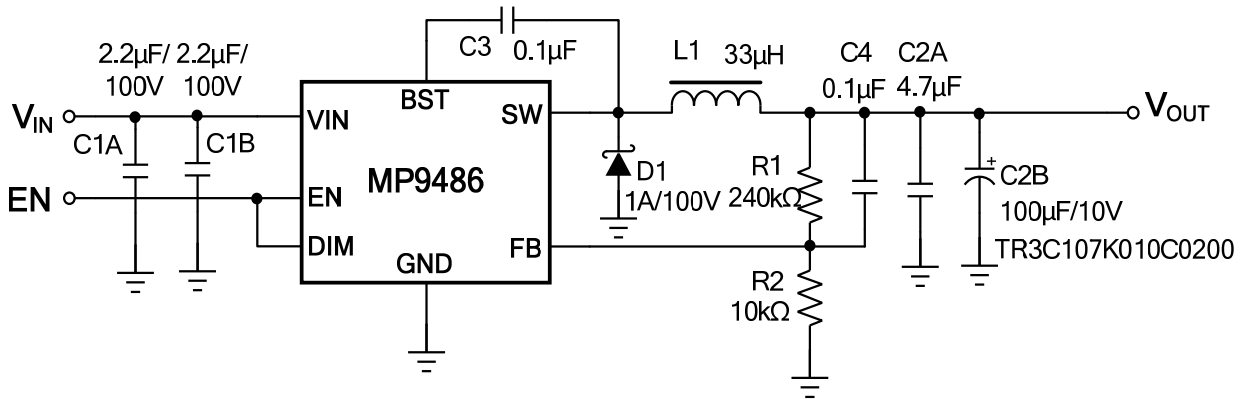
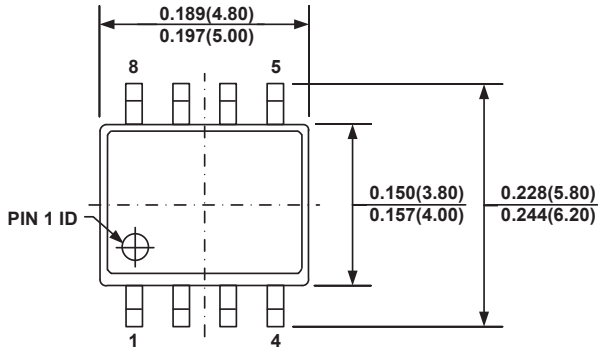


图 4:  $V_{IN} = 8 \sim 95V$ ,  $V_{OUT} = 5V$ ,  $I_{OUT} = 1A$

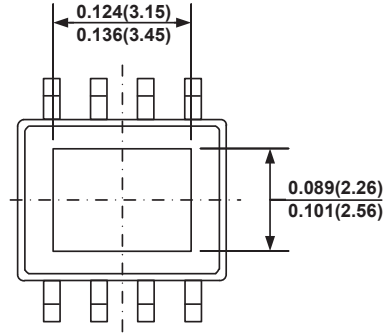


封装信息

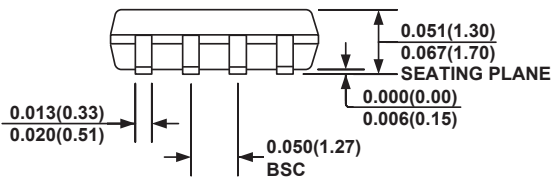
SOIC-8 EP



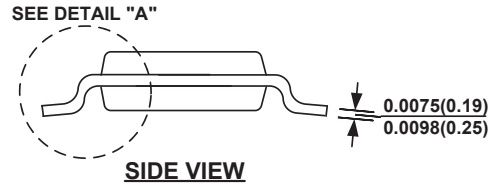
TOP VIEW



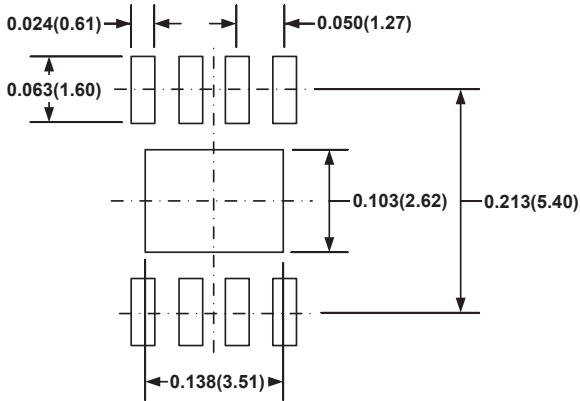
BOTTOM VIEW



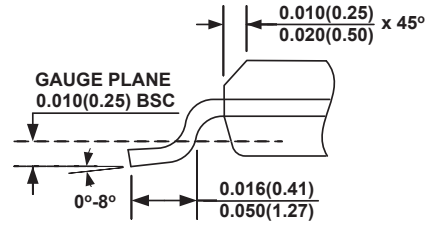
FRONT VIEW



SIDE VIEW



RECOMMENDED LAND PATTERN



DETAIL "A"

NOTE:

- 1) CONTROL DIMENSION IS IN INCHES. DIMENSION IN BRACKET IS IN MILLIMETERS.
- 2) PACKAGE LENGTH DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
- 3) PACKAGE WIDTH DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS.
- 4) LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.004" INCHES MAX.
- 5) DRAWING CONFORMS TO JEDEC MS-012, VARIATION BA.
- 6) DRAWING IS NOT TO SCALE.

注：本文中信息如有变更，不另通知。用户应确保其对 MPS 产品的具体应用不侵犯他人知识产权，MPS 不对此类应用承担任何法律责任。